

МИНОБРНАУКИ РОССИИ

ФГБОУ ВО «БАШКИРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»

ФИЗИКО-ТЕХНИЧЕСКИЙ ИНСТИТУТ
КАФЕДРА ИНФОКОММУНИКАЦИОННЫХ ТЕХНОЛОГИИ И НАНОЭЛЕКТРОНИКИ

Утверждено
на заседании кафедры
протокол №_8_ от_01.06.2020
Зав.кафедрой _____ Салихов Р.Б.

Согласовано:
Председатель УМК физико-
технического института
_____ Балапанов М.Х.

Рабочая программа дисциплины (модуля)

дисциплина **ОСНОВЫ МИКРОЭЛЕКТРОНИКИ**
(наименование дисциплины)

Часть, формируемая участниками образовательных отношений

(указать часть (обязательная часть или часть, формируемая участниками образовательных отношений))

программа бакалавриата

Направление подготовки (специальность)

11.03.02 «Инфокоммуникационные технологии и системы связи»,

(наименование ООП ВПО направления подготовки или специальности с указанием кода)

Профиль(и) подготовки

«Оптические системы и сети связи»

Квалификация

Бакалавр

Разработчик (составитель)

проф.к.ф. -м.н.доц.

(должность, ученая степень, ученое звание)



подпись

/ Гарифуллин Н.М.

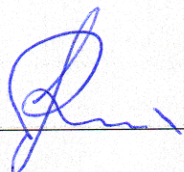
Для приема 2020

Уфа 2020

Составитель к.ф.-м.н., доц., профессор кафедры
инфокоммуникационных технологий и наноэлектроники Гарифуллин
Н.М.

Рабочая программа дисциплины утверждена на заседании кафедры
инфокоммуникационных технологий и наноэлектроники протокол от «01»
июня. 2020г. № 8

Заведующий кафедрой


/ Салихов Р.Б. /

Список документов и материалов

1. Перечень планируемых результатов обучения по дисциплине, соотнесенных с планируемыми результатами освоения образовательной программы
2. Цель и место дисциплины в структуре образовательной программы
3. Содержание рабочей программы (объем дисциплины, типы и виды учебных занятий, учебно-методическое обеспечение самостоятельной работы обучающихся)
4. Фонд оценочных средств по дисциплине
 - 4.1. Перечень компетенций с указанием этапов их формирования в процессе освоения образовательной программы. Описание показателей и критериев оценивания компетенций на различных этапах их формирования, описание шкал оценивания
 - 4.2. Типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и опыта деятельности, характеризующих этапы формирования компетенций в процессе освоения образовательной программы. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и опыта деятельности, характеризующих этапы формирования компетенций
 - 4.3. *Рейтинг-план дисциплины (при необходимости)*
5. Учебно-методическое и информационное обеспечение дисциплины
 - 5.1. Перечень основной и дополнительной учебной литературы, необходимой для освоения дисциплины
 - 5.2. Перечень ресурсов информационно-телекоммуникационной сети «Интернет» и программного обеспечения, необходимых для освоения дисциплины
6. Материально-техническая база, необходимая для осуществления образовательного процесса по дисциплине
 - Приложение №1. Содержание рабочей программы
 - Приложение №2. Рейтинг план дисциплины
 - Приложение №3. Форма экзаменационного билета
 - Приложение №4. Вариант контрольной работы
 - Приложение №5. Вариант тестовых заданий.
 - Приложение №6. Пример описания лабораторной работы

1. Перечень планируемых результатов обучения по дисциплине, соотнесенных с планируемыми результатами освоения образовательной программы
(с ориентацией на карты компетенций)

В результате освоения образовательной программы обучающийся должен овладеть следующими результатами обучения по дисциплине:

Категория (группа) компетенций	Формируемая компетенция (с указанием кода)	Код и наименование индикатора достижения компетенции
	ПК-1"Способен осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей"	ПК-1.1. Знать способы осуществления монтажа, наладки, настройки, регулировки, опытной проверки работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей" ПК-1.2. Уметь осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей" ПК-1.3. Владеть способностью осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей"

2.Цель и место дисциплины в структуре образовательной программы

Дисциплина «Основы микроэлектроники» относится к части, формируемой участниками образовательных отношений и предназначен для подготовки бакалавров по направлению 11.03.02 «Инфокоммуникационные технологии и системы связи», профиль подготовки «Оптические системы и сети связи».

Дисциплина изучается на 2 курсе в 3 семестре.

Цель изучения дисциплины является ознакомление студентов с основными техпроцессами создания интегральных микросхем, изучение схмотехники, параметров и характеристик схем аналоговой и цифровой электроники.

Курс «Основы микроэлектроники» является одной из дисциплин профиля и является важным элементом подготовки специалистов по данному направлению. Знания, полученные в результате освоения курса «Основы микроэлектроники» позволят грамотно эксплуатировать на базе изученных схем аналоговой и цифровой электроники современные электронные устройства систем связи.

Для изучения дисциплины необходимы знания следующих дисциплин и их разделов:

по физике - электричество и магнетизм, колебания и волновое движение, физика твердого тела, физические величины и единицы их измерения;

по высшей математике - дифференциальное и интегральное исчисления, дифференциальные уравнения и методы их решения, операционное исчисление, ряды,

функции комплексной переменной;

по вычислительной технике - основы программирования и функционирования ЭВМ;

по основам метрологии и стандартизации - международную систему единиц (СИ), методы и средства измерения электрических и магнитных величин, условное графическое изображение электрических, магнитных и полупроводниковых элементов, схемы и их выполнение.

Дисциплина «Основы микроэлектроники» призвана помочь студентам овладеть навыками и знаниями, необходимыми для выполнения научно-исследовательской работы, включая выполнение выпускной классифицированной работы, а так же изучению таких дисциплин как «Электроника», «Схемотехника» и др..

3. Содержание рабочей программы (объем дисциплины, типы и виды учебных занятий, учебно-методическое обеспечение самостоятельной работы обучающихся)

Содержание рабочей программы представлено в Приложении № 1.

4. Фонд оценочных средств по дисциплине

4.1. Перечень компетенций с указанием этапов их формирования в процессе освоения образовательной программы. Описание показателей и критериев оценивания компетенций на различных этапах их формирования, описание шкал оценивания

Код и формулировка компетенции:

ПК-1"Способен осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей"

Экзамен

Планируемые результаты обучения (показатели достижения заданного уровня освоения компетенций)	Критерии оценивания результатов обучения			
	2 («Не удовлетворительно»)	3 («Удовлетворительно»)	4 («Хорошо»)	5 («Отлично»)
ПК-1.1. Знать способы осуществления монтажа, наладки, настройки, регулировки, опытной проверки работоспособности, испытания	Имеет только фрагментарные знания по способам осуществления монтажа, наладки, настройки, регулировки, опытной проверки	Имеет только определенные знания по способам осуществления монтажа, наладки, настройки, регулировки, опытной проверки	Показывает достаточные знания по способам осуществления монтажа, наладки, настройки, регулировки, опытной	Показывает уверенные знания по способам осуществления монтажа, наладки, настройки, регулировки, опытной проверки

и сдачу в эксплуатацию сооружений, средств и оборудования сетей"	работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей	работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей	проверки работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей, однако допускает некоторые ошибки	работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей, отвечает на дополнительные вопросы
ПК-1.2. Уметь осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей"	Не умеет осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей.	Умеет осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей, однако допускает серьезные ошибки	Уверенно осуществляет монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей, практически не допускает ошибок	Уверенно осуществляет монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей, отвечает на дополнительные вопросы
ПК-1.3. Владеть способностью осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений,	Не способен осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и	Способен осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию простейших	Владеет способностью осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в	Владеет способностью осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений,

средств и оборудования сетей"	оборудования сетей"	средств и оборудования сетей"	эксплуатацию сооружений, средств и оборудования сетей, но допускает некоторые ошибки	средств и оборудования сетей, уверенно отвечает на дополнительные вопросы
-------------------------------	---------------------	-------------------------------	--	---

Показатели сформированности компетенции:

Критериями оценивания являются баллы, которые выставляются преподавателем за виды деятельности (оценочные средства) по итогам изучения модулей (разделов дисциплины), перечисленных в рейтинг-плане дисциплины (для экзамена: текущий контроль – максимум 40 баллов; рубежный контроль – максимум 30 баллов, поощрительные баллы – максимум 10; для зачета: текущий контроль – максимум 50 баллов; рубежный контроль – максимум 50 баллов, поощрительные баллы – максимум 10).

Шкала оценивания для экзамена:

от 45 до 59 баллов – «удовлетворительно»;

от 60 до 79 баллов – «хорошо»;

от 80 баллов – «отлично».

4.2. Типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и опыта деятельности, характеризующих этапы формирования компетенций в процессе освоения образовательной программы. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и опыта деятельности, характеризующих этапы формирования компетенций

Компетенция (с указанием кода)	Результаты обучения <i>Индикатор достижения компетенции (с кодом)</i>	Оценочные средства
ПК-1"Способен осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей"	ПК-1.1. Знать способы осуществления монтажа, наладки, настройки, регулировки, опытной проверки работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей"	контрольная работа; тесты; защита отчетов по лабораторным работам; экзамен
	ПК-1.2. Уметь осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования	

	сетей" ПК-1.3. Владеть способностью осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей"	
	ПК-1.3. Владеть способностью осуществлять монтаж, наладку, настройку, регулировку, опытную проверку работоспособности, испытания и сдачу в эксплуатацию сооружений, средств и оборудования сетей"	

4.3. Рейтинг-план дисциплины (при необходимости)

Рейтинг–план дисциплины для очной формы обучения представлен в приложении №2. Для заочной формы модульно-рейтинговая система не предусмотрена.

Экзаменационные билеты

Образец экзаменационного билета приведен в приложении №3.

Примерные вопросы для экзамена:

1. Основные понятия и определения интегральной электроники. Классификация интегральных микросхем.
2. Методы получения тонких пленок.
3. Пленочные элементы интегральных микросхем.
4. Толстопленочные ИМС.
5. Формирования рисунка элементов ИС методом литографии.
6. Подложки полупроводниковых ИМС.
7. Формирование эпитаксиальных слоев кремния и двуокиси кремния.
8. Методы изоляции элементов ИМС обратнo-смещенным р-п переходом.
9. Методы изоляции элементов диэлектриком.
10. Технологический процесс формирования полупроводниковых ИМС.
11. Полупроводниковые ИМС на МДП-полевых транзисторах.
12. Операционные усилители, параметры, устройство.
13. Базовые схемы на ОУ: инвертирующая, неинвертирующая и дифференциальная.
14. Интегратор, дифференциатор и компаратор.
15. Выпрямители на ОУ.
16. Фильтры электрических колебаний на ОУ.

17. Аналоговые ограничители сигналов и компараторы.
18. Функции алгебры логики. Логическая функция и логические элементы. Таблицы истинности.
19. Законы и аксиомы алгебры логики.
20. Минимизация логических функций, алгебраический метод.
21. Минимизация логических функций, таблицы Карно.
22. Представление логических функций в виде СДНФ и СКНФ.
23. Базовые схемы элементов ТТЛ и ТТЛШ логики, достоинства и недостатки
24. МДП и КМДП логика, достоинства и недостатки.
25. Базовые схемы И²Л и ЭСЛ логик.
26. Комбинационные схемы цифровых интегральных схем. Полусумматор, полный сумматор и многоразрядные сумматоры.
27. Шифратор и дешифратор.
28. Мультиплексор и демультиплексор.
29. Цифровой компаратор.
30. Последовательностные цифровые схемы. Асинхронные RS- триггеры с прямыми входами, таблицы переходов и временные диаграммы.
31. Асинхронные RS- триггеры с инверсными входами, таблицы переходов и временные диаграммы.
32. Синхронные RS-триггеры, таблицы переходов, временные диаграммы.
33. Д- триггеры. Двухступенчатый триггер. Таблицы переходов, временные диаграммы.
34. JK- триггеры. Счетный триггер, таблицы переходов, временные диаграммы.
35. Регистры памяти и сдвига.
36. Двоичные счетчики с последовательным и параллельным переносом ,
37. Десятичные счетчики.
38. Вычитающие и реверсивные счетчики.
39. ОЗУ, статическая и динамическая память.
40. ПЗУ, масочные, программируемые и репрограммируемые.

Перевод оценки из 100-балльной в четырехбалльную производится следующим образом:

- отлично – от 80 до 110 баллов (включая 10 поощрительных баллов);
- хорошо – от 60 до 79 баллов;
- удовлетворительно – от 45 до 59 баллов;
- неудовлетворительно – менее 45 баллов.

Критерии экзаменационной оценки (в баллах):

- **25-30 баллов** выставляется студенту, если студент дал полные, развернутые ответы на все теоретические вопросы билета, продемонстрировал знание технологии создания интегральных микросхем, хорошо разбирается в схемотехнике аналоговой и цифровой электронике, умеет применять теоретические знания при выполнении практических заданий. Студент без затруднений ответил на все дополнительные вопросы.

- **17-24 баллов** выставляется студенту, если студент раскрыл в основном теоретические вопросы, однако допущены неточности в определении основных понятий. При ответе на дополнительные вопросы допущены небольшие неточности.

- **10-16 баллов** выставляется студенту, если при ответе на теоретические вопросы студентом допущено несколько существенных ошибок в толковании основных понятий теории полупроводников. Логика и полнота ответа страдают заметными изъянами. Заметны пробелы в знании основных методов. Теоретические вопросы в целом изложены достаточно, но с пропусками материала. Имеются принципиальные

ошибки в логике построения ответа на вопрос.

- **1-10 баллов** выставляется студенту, если ответ на теоретические вопросы свидетельствует о непонимании и крайне неполном знании основных понятий и методов. Обнаруживается отсутствие навыков применения теоретических знаний при выполнении практических заданий. Студент не смог ответить ни на один дополнительный вопрос.

Критерии экзаменационной оценки для заочной формы обучения:

- **отлично** выставляется студенту, если студент дал полные, развернутые ответы на все теоретические вопросы билета, продемонстрировал знание технологии создания интегральных микросхем, хорошо разбирается в схемотехнике аналоговой и цифровой электронике, умеет применять теоретические знания при выполнении практических заданий. Студент без затруднений ответил на все дополнительные вопросы.

- **хорошо** выставляется студенту, если студент раскрыл в основном теоретические вопросы, однако допущены неточности в определении основных понятий. При ответе на дополнительные вопросы допущены небольшие неточности.

- **удовлетворительно** выставляется студенту, если при ответе на теоретические вопросы студентом допущено несколько существенных ошибок в толковании основных понятий теории полупроводников. Логика и полнота ответа страдают заметными изъянами. Заметны пробелы в знании основных методов. Теоретические вопросы в целом изложены достаточно, но с пропусками материала. Имеются принципиальные ошибки в логике построения ответа на вопрос.

- **неудовлетворительно** выставляется студенту, если ответ на теоретические вопросы свидетельствует о непонимании и крайне неполном знании основных понятий и методов. Обнаруживается отсутствие навыков применения теоретических знаний при выполнении практических заданий. Студент не смог ответить ни на один дополнительный вопрос.

Контрольная работа

Студенты по данному курсу выполняют две контрольные работы. Пример варианта контрольной работы приведен в приложении №4.

Критерии оценки в баллах выполнения контрольной работы

- **10 баллов** выставляется студенту, если контрольная работа хорошо оформлена, своевременно представлена на проверку, полностью соответствует требованиям, предъявляемым к содержанию и ее оформлению, расчеты все выполнены правильно и проведен анализ полученных результатов;

- **6 баллов** выставляется студенту, если контрольная работа хорошо оформлена, своевременно представлена на проверку, полностью соответствует требованиям, предъявляемым к содержанию и ее оформлению, но в расчетах допущены некоторые ошибки и не проведен анализ полученных результатов;

- **4 балла** выставляется студенту, если контрольная работа своевременно представлена на проверку, однако оформлена не в соответствии с требованиями, расчеты выполнены с некоторыми техническими ошибками и не проведен анализ полученных результатов;

- **2 балла** выставляется студенту, если контрольная работа оформлена не в соответствии с требованиями, представлена на проверку несвоевременно, расчеты выполнены с техническими ошибками, не выполнены все пункты задания и не проведен анализ полученных результатов

- **0 баллов** выставляется студенту, если контрольная работа не представлена на проверку.

Критерии оценки выполнения контрольной работы для заочной формы обучения:

студент допускается к экзамену, если контрольные работы хорошо оформлены,

своевременно представлены на поверку, полностью соответствуют требованиям, предъявляемым к содержанию и ее оформлению, расчеты все выполнены правильно и проведен анализ полученных результатов.

Комплект тестов (тестовых заданий)

Студенты по данному курсу выполняют две тестовые задания.

Пример варианта тестового задания приведен в приложении №5.

Критерии оценки в баллах выполнения тестового задания:

за правильный ответ на каждый тестовый вопрос студенту выставляется 1 балл

Критерии оценки для заочной формы обучения:

студент допускается к экзамену, если дал правильный ответ на 50% тестовых вопросов

Перечень лабораторных работ

1. Исследование характеристик инвертирующего и неинвертирующего усилителей.
2. Исследование характеристик дифференциального усилителя.
3. Исследование работы интегрирующего и дифференцирующего усилителей.
4. Исследование работы фильтров электрических колебаний на ОУ.
5. Исследование базовых функциональных схем на логических элементах.
6. Исследование работы триггеров.
7. Исследование четырехразрядного параллельного сумматора.
8. Исследование работы параллельного и последовательного регистров.

В каждом семестре студенты выполняют по 3 лабораторных работ, пишут отчет и его защищают.

Описания лабораторных работ выпущены через РИЦ БашГУ в виде учебно-методических пособий:

1. Аналоговые интегральные микросхемы. Методические указания к лабораторным работам. Составитель Гарифуллин Н.М. Уфа, РИЦ БашГУ, 2018. -46с. [В лаборатории электроники 321 ком. имеется 30 экз]
2. Цифровые интегральные микросхемы. Методические указания к лабораторным работам. Составитель Гарифуллин Н.М. Уфа, РИЦ БашГУ, 2018. -41с. [В лаборатории электроники 321 ком. имеется 30 экз] .

Пример описания лабораторной работы приведен в приложении №6.

Критерии оценки (в баллах) отчетов по лабораторным работам

- 7 баллов выставляется студенту, если лабораторная работа выполнена, приведен полностью правильно оформленный отчет, включающий правильные ответы на контрольные вопросы, правильно решенные задания и исчерпывающие верные рассуждения с прямым указанием наблюдаемых явлений и законов, проведена защита отчета;

- 5 баллов выставляется студенту, если лабораторная работа выполнена, приведен правильно оформленный отчет, включающий правильные ответы на контрольные вопросы, но в решении заданий имеются один или несколько недостатков, но не проведена защита отчета;

- 3 балла выставляется студенту, если лабораторная работа выполнена, но нет правильно оформленного отчета

- 0 баллов выставляется студенту, если лабораторная работа не выполнена.

Критерии оценки отчетов по лабораторным работам для заочной формы обучения:

студент допускается к экзамену, если он выполнил не менее двух лабораторных работ, предоставил правильно оформленный отчет и дал ответы на контрольные вопросы

Участие в конференциях, публикация статей

1. Публикация статей – 5 баллов

Критерии	Оценка (в баллах)	
Тип работы	Реферативная работа	0,1
	Работа носит исследовательский характер	0,3
	Работа является исследованием	0,6
Использование известных данных и научных фактов	Не использует никаких данных	0
	Автор использовал известные данные	0,4
	Использованы уникальные научные данные	0,6
Полнота цитируемой литературы, ссылка на ученых	Использован учебный материал	0,1
	Использованы специализированные издания	0,3
	Использованы интернет ресурсы	0,6
Актуальность работы	Изучение вопроса не является актуальным	0
	Представленная работа привлекает интерес своей актуальностью	0,4
	Работа содержит научный характер	0,6
Степень новизны полученных результатов	Работа не содержит ничего нового	0
	В работе доказан уже установленный факт	0,4
	В работе получены новые данные	0,6

2. Участие в конференции- 5 баллов

- Творческий подход к отбору и структурированию материала 1 балл
- Новизна и самостоятельность при постановке проблемы 1 балл
- Выступление не является простым чтением с экрана 1 балл
- В выступлении дополняются и раскрываются ключевые моменты, представленные на слайдах 1 балл
- Во время выступления поддерживается зрительный контакт с аудиторией, речь отличается богатством интонаций 1 балл

4. Учебно-методическое и информационное обеспечение дисциплины

5.1.Перечень основной и дополнительной учебной литературы, необходимой для освоения дисциплины

Основная литература:

1. Аналоговая и цифровая электроника : учеб. для вузов / Ю. Ф. Опадчий, О. П. Глудкин, А. И. Гуров .— М. : Радио и связь, 1996 .— 768 с [В библиотеке БашГУ имеется 26 экз]

2. Основы микроэлектроники : уч. пособие для вузов / И. П. Степаненко .— 2-е изд. — М. : Лаборатория Базовых Знаний, 2001 .— 488 с. : ил. — (Технический университет) .— Библиогр.: с. 488 [В библиотеке БашГУ имеется 100 экз]

Дополнительная литература:

3. Ефимов И.Е., Козырь И.Я. Основы микроэлектроники Учебник. 3-е изд., стер. — СПб.: Издательство «Лань», 2008. — 384 с.: Доступ к тексту электронного издания возможен через Электронно-библиотечную систему издательства "Лань" .— ISBN 978-5-8114-0866-5 .— <URL:http://e.lanbook.com/books/element.php?pl1_id=709>.
4. Лачин В.И., Савелов Н.С. Электроника. Учебное пособие. -Ростов н/Д: Феникс, 2005. – 704с [В библиотеке БашГУ имеется 6 экз]
5. Аналоговые интегральные микросхемы. Методические указания к лабораторным работам. Составитель Гарифуллин Н.М. Уфа, РИЦ БашГУ, 2018. -46с.[В лаборатории электроники 321 ком. имеется 30 экз]
6. Цифровые интегральные микросхемы. Методические указания к лабораторным работам. Составитель Гарифуллин Н.М. Уфа, РИЦ БашГУ, 2018. -41с. .[В лаборатории электроники 321 ком. имеется 30 экз]

5.2. Перечень ресурсов информационно-телекоммуникационной сети "Интернет" и программного обеспечения, необходимых для освоения дисциплины

1	Электронно-библиотечная система «ЭБ БашГУ»	Собственная электронная библиотека учебных и научных электронных изданий, которая включает издания преподавателей БашГУ	Авторизованный доступ по паролю из любой точки сети Интернет	Регистрация в Библиотеке БашГУ, дальнейший доступ из любой точки сети Интернет	https://elib.bashedu.ru/
2	Электронно-библиотечная система «Университетская библиотека online»	Полнотекстовая БД учебных и научных электронных изданий	Авторизованный доступ по паролю из любой точки сети Интернет	Регистрация из сети БашГУ, дальнейший доступ из любой точки сети Интернет	http://www.biblioclub.ru/
3	Электронно-библиотечная система издательства «Лань»	Полнотекстовая БД учебных и научных электронных изданий	Авторизованный доступ по паролю из любой точки сети Интернет	Регистрация из сети БашГУ, дальнейший доступ из любой точки сети Интернет	http://e.lanbook.com/

6. Материально-техническая база, необходимая для осуществления образовательного процесса по дисциплине

Для проведения лекционных занятий используется аудиторный фонд физико-технического института.

Наименование дисциплины (модуля), практик в соответствии с учебным планом	Наименование специальных* помещений и помещений для самостоятельной работы	Оснащенность специальных помещений и помещений для самостоятельной работы	Перечень лицензионного программного обеспечения. Реквизиты подтверждающего документа
1	2	3	4
1. учебная аудитория для проведения занятий лекционного типа: аудитория №415 (физико-математический корпус - учебное).	Лекции	Аудитория 415 Доска, учебная мебель, проектор	1. Windows 8 Russian; Windows Professional 8 Russian Upgrade. Договор №104 от 17.06.2013 г. Лицензия- OLP NL Academic Edition. Бессрочная. 2. Microsoft Office Standard 2013 Russian. Договор №114 от 12.11.2014 г.. Лицензия-OLP NL Academic Edition. Бессрочная..
2. лаборатория материалов электронной техники: аудитория №111(а) (физико-математический корпус - учебное).	Лабораторные работы	Аудитория 111(а) Учебная мебель, ванна ультразвуковая Elmasonic ONE весы VIC- 120d3(120г, 1мг, внеш. калибровка, гиря в компл) ACCULAB, измеритель сопротивления изоляции АКПП-860, персональный компьютер Lenovo ThinkCentre A70z Intel Pentium E 5800, 320 Gb, 19", пост вакуумный ВУП-5, симулятор солнечного излучения, центрифуга СМ 6М (ELVI), шкаф вытяжной 1000 ШВ-1КгО «Квадро» (985*700*2100) керамогранит, б/водоснаб., ор, экран настенный Classic на штативе возм. настенного крепления	
3. учебная аудитория для проведения групповых и индивидуальных консультаций: аудитория 415 (физико-математический корпус - учебное)	Групповые и индивидуальные консультации		
4. учебная аудитория для текущего контроля и промежуточной аттестации: аудитория 415 (физико-математический корпус - учебное)	Текущий контроль и промежуточная аттестация		
5. Помещение для самостоятельной работы: читальный зал № 2 (физико-математический	Самостоятельная работа	. Читальный зал № 2 Научный и учебный фонд, научная периодика, Wi-Fi доступ для мобильных устройств,	

корпус - учебное) 2 этаж		неограниченный доступ к ЭБС и БД; количество посадочных мест -50	
б. Помещение для хранения и профилактического обслуживания учебного оборудования аудитория № 605г. (физмат корпус-учебное)	Профилактическое обслуживание учебного оборудования	Аудитория № 605г. Станок токарный ТВ-16, Станок сверлильный НС-Ш, Осциллограф С1-67, Паяльная аппаратура, Весы аналитические Labof, Весы лабораторные, Шкаф с набором вспомогательного материала (резисторов, конденсаторов, предохранителей и т.д), Набор инструментов для ремонта оборудования	

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«БАШКИРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»

СОДЕРЖАНИЕ РАБОЧЕЙ ПРОГРАММЫ

дисциплины Основы микроэлектроники
на 3 семестре - очная

Вид работы	Объем дисциплины д/о
Общая трудоемкость дисциплины (ЗЕТ / часов)	5/180
Учебных часов на контактную работу с преподавателем:	55,2
лекций	18
практических/ семинарских	-
лабораторных	36
других (групповая, индивидуальная консультация и иные виды учебной деятельности, предусматривающие работу обучающихся с преподавателем) (ФКР)	1,2
Учебных часов на самостоятельную работу обучающихся (СР)	63
Учебных часов на подготовку к экзамену/зачету/дифференцированному зачету (Контроль)	61,8

Форма(ы) контроля:

экзамен_3 семестр

№ п/п	Тема и содержание	Форма изучения материала: лекции, практические занятия, семинарские занятия, лабораторные работы, самостоятельная работа и трудоемкость в час				Основная и дополнитель ная литература, рекомендуе мая студентам (номера из списка)	Задания по самостоятельной работе студентов с указанием литературы, номеров задач	Форма контроля самостоятельной работы студентов (коллоквиумы, контрольные работы, тесты и т.п.)
		ЛК	ПР/СЕМ	ЛР	СР			
1	2	3	4	5	6	7	8	9
1	Модуль 1. Физико-технологические основы создания интегральных микросхем							
1	Введение. Основные понятия микроэлектроники. Классификация и параметры интегральных микросхем	05	0	0	1	[1]: §1.1-1.2, [3] глава 1	[3] глава 1	
2	Методы формирования тонких и толстых пленок. Подложки. Пленочные элементы микроэлектроники: резисторы, конденсаторы и индуктивности	1	0	0	2	[2]: §6.7-6.8, [1Д] [3]: §4.1-4.8. [3Д]: §2.2- 2.7.	[1Д] [3]: §4.1-4.8.	Проведение тестирования.
3	Методы формирования рисунка элементов схем. Метод свободной и контактной масок. Методы литографии. Достоинства и недостатки методов.	1,5	0	0	4	[2]: §6.11- 6.12. [3Д]: §1.7- 1.8.	[3Д]: §1.7-1.8.	Контрольная работа

4	Полупроводниковые ИМС. Полупроводниковые подложки и технология очистки их поверхности.	1	0	0	4	[2]: §6.2-6.8. [3Д]: §.1.1-1.6	[3Д]: §.1.1-1.6	Проведение тестирования
5	Технологический процесс изготовления полупроводниковых ИМС. Методы изоляции элементов в интегральных микросхемах	1,5	0	0	4	[2]: §7.1-7.2. [3Д]: §.1.1-1.8		Проведение тестирования
6	ИМС на основе биполярных транзисторов и МДП полевых транзисторов, достоинства и недостатки	1	0	0	2	[2]: §.7.3-7.10. [3]: §3.1-3.8.	[3]: §3.1-3.8.	Тестирование
Модуль 2. Аналоговые и цифровые интегральные схемы.								
7	Аналоговые интегральные микросхемы, классификация. Операционные усилители, Параметры и характеристики	1,5	0	4	4	[1]: §5.1. [2]: §9.1. [5Д]: §1-2.	Выполнить отчет по лаб.работе	Защита отчета по лабораторной работе
8	Базовые схемы включения ОУ – инвертирующий и неинвертирующий схемы. Применение ОУ как элемента аналоговой вычислительной техники	1,5	0	6	4	[1]: глава 8 [2Д]: §2.5 [4Д]: §3.1-3.3.	Выполнить отчет по лаб.работе	Защита отчета по лабораторной работе.
9	Генераторы электри-	1	0	4	4	[1]: §11.2-	[2Д]: §2.9	Контрольная работа

	ческих колебаний на базе ОУ. Релаксационные генераторы. Генераторы гармонических колебаний					11.5, [4]: §3.4-3.5 [2Д]: §2.9	Подготовка к контр.работе	
10	Цифровые интегральные микросхемы, параметры и характеристики. Логические элементы и функции. Правила и законы алгебры логики	1,5	0	8	8	[1]: главы 14-16, [4]: §5.1-5.4 [4Д]: §2.1	Решение задач	Выполнение отчета по лабораторной работе.
12	Представление функции в виде СДНФ и СКНФ. Минимизация логических функций. Алгебраический метод. Метод карт Карно	0,5				[1]: главы 14-16, [4]: §5.1-5.4 [4Д]: §2.1	Решение задач	Тестирование
13	Схемотехника базовых схем цифровой электроники: схемы ТТЛ и ТТЛШ логик, МДП и КМДП логик.	1	0	0	10	[1]: глава 19 [2]: §10.2-10.5 [4Д]: §2.2-2.4	[4Д]: §2.2-2.4	Контрольная работа.
14	Комбинационные цифровые интегральные микросхемы: сумматоры, шифратор и дешифратор, мультиплексор и демultipлексор,	2	0	8	6	[1]: глава 8 [2Д]: §2.5 [4Д]: §3.1-3.3.	4Д): §3.1-3.3.	Выполнение отчета по лабораторной работе.
15	Последовательностные цифровые интегральные микросхемы: триггеры, регистры,	2,5	0	6	10	[1]: глава 8 [2Д]: §2.5 [4Д]: §3.5	[2Д]: §2.5 [4Д]: §3.5	Отчет по л/р Тестирование

	счетчики..							
	<i>Итого</i>	18	0	36	63			Всего 180 часов

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«БАШКИРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»

СОДЕРЖАНИЕ РАБОЧЕЙ ПРОГРАММЫ

дисциплины Основы микроэлектроники
на 2 и 3 семестрах - заочная

Вид работы	Объем дисциплины	2 семестр	3 семестр
Общая трудоемкость дисциплины (ЗЕТ / часов)	5/180		
Учебных часов на контактную работу с преподавателем:	17,7	8	9,7
лекций	8	4	4
практических/ семинарских	-	-	-
лабораторных	8	4	4
других (групповая, индивидуальная консультация и иные виды учебной деятельности, предусматривающие работу обучающихся с преподавателем) (ФКР)	1,7	-	1,7
Учебных часов на самостоятельную работу обучающихся (СР)	155	28	121
Учебных часов на подготовку к экзамену/зачету/дифференцированному зачету (Контроль)	9		9

Форма(ы) контроля:

экзамен_3 семестр

№ п/п	Тема и содержание	Форма изучения материала: лекции, практические занятия, семинарские занятия, лабораторные работы, самостоятельная работа и трудоемкость в час				Основная и дополнительная литература, рекомендуемая студентам (номера из списка)	Задания по самостоятельной работе студентов с указанием литературы, номеров задач	Форма контроля самостоятельной работы студентов (коллоквиумы, контрольные работы, тесты и т.п.)
		ЛК	ПР/СЕМ	ЛР	СР			
1	2	3	4	5	6	7	8	9
1	2 семестр							
1	Введение. Основные понятия микроэлектроники. Классификация и параметры интегральных микросхем. Методы формирования тонких и толстых пленок. Подложки. Пленочные элементы микроэлектроники:	0,5	0	0	2	[1]: §1.1-1.2, [3] глава 1 [2]: §6.7-6.8, [1Д] [3]: §4.1-4.8.	[3] глава 1 [1Д] [3]: §4.1-4.8.	Проведение тестирования
2	Методы формирования рисунка элементов схем. Метод свободной и контактной масок. Методы литографии. Достоинства и недостатки методов.	1	0	0	6	[2]: §6.11-6.12. [3Д]: §1.7-1.8.	[3Д]: §1.7-1.8.	Контрольная работа
3	Технологический процесс изготовления	1	0	0	8	[2]: §7.1-7.2. [3Д]: §.1.1-		Проведение тестирования

	полупроводниковых ИМС. Методы изоляции элементов в интегральных микросхемах. ИМС на основе биполярных транзисторов и МДП полевых транзисторов.					1.8		Проведение тестирования
4	Аналоговые интегральные микросхемы, классификация. Операционные усилители, Параметры и характеристики	0,5	0	0	6	[1]: §5.1. [2]: §9.1. [5Д]: §1-2.	[5Д]: §1-2	
5	Базовые схемы включения ОУ – инвертирующий и неинвертирующий схемы. Применение ОУ как элемента аналоговой вычислительной техники	1	0	4	6	[1]: глава 8 [2Д]: §2.5 [4Д]: §3.1-3.3.	Выполнить отчет по лаб.работе	Защита отчета по лабораторной работе.
ИТОГО		4		4	28			
3 семестр								
6	Цифровые интегральные микросхемы, параметры и характеристики. Логические элементы и функции. Правила и законы алгебры логики	1	0	4	21	[1]: главы 14-16, [4]: §5.1-5.4 [4Д]: §2.1	Выполнить отчет по лаб.работе	Защита отчета по лабораторной работе.
7	Схемотехника базовых схем цифровой электроники: схемы	1	0	0	40	[1]: глава 19 [2]: §10.2-10.5	[4Д]: §2.2-2.4	Контрольная работа.

	ТТЛ и ТТЛШ логик, МДП и КМДП логик.					[4Д]: §2.2- 2.4		
8	Комбинационные цифровые интеграль- ные микросхемы: сумматоры, шифратор и дешифратор, мульти- плексор и демультим- плексор,	1	0		26	[1]: глава 8 [2Д]: §2.5 [4Д]: §3.1- 3.3.	4Д): §3.1-3.3.	Тестирование
9	Последовательностные цифровые интеграль- ные микросхемы: триггеры, регистры, счетчики..	1	0		40	[1]: глава 8 [2Д]: §2.5 [4Д]: §3.5	[2Д]: §2.5 [4Д]: §3.5	Отчет по л/р Тестирование
	Итого за 2 семестр	4	0	4	127			
	Итого	8	0	8	149			Всего 180 часов

**Рейтинг-план дисциплины
«Основы микроэлектроники»**

Направление *«Инфокоммуникационные технологии и системы связи»*, профиль *«Оптические системы и сети связи»*.

Курс 2, семестр третий

Виды учебной деятельности студентов	Балл за конкрет. задание	Число заданий	Баллы за время освоения модуля	
			Миним.	Максим.
Модуль 1. Физико-технологические основы создания интегральных микросхем				
Текущий контроль				
1. Контрольная работа	10	1	0	10
Рубежный контроль				
1. Тестирование	1	15	0	15
Модуль 2. Аналоговые и цифровые интегральные схемы.				
Текущий контроль				
1. Работа на лабораторных занятиях	1	5	0	5
2. Представление отчета по лаборат. работе	2	3	0	6
3. Защита отчетов по лаборатор. работе	3	2	0	9
4. Контрольная работа	10	1	0	10
Рубежный контроль				
1. Тестирование	1	15	0	15
Поощрительные баллы				
1. Участие в разработке компьютерного моделирования лабораторной работы			0	10
Посещаемость (баллы вычитаются из общей суммы набранных баллов)				
1. Непосещение лекционных занятий			0	-6
2. Непосещение лабораторных занятий			0	-10
Итоговый контроль				
Экзамен			0	30

Форма экзаменационного билета

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«БАШКИРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»

Физико-технический институт
Кафедра инфокоммуникационных технологий и наноэлектроники

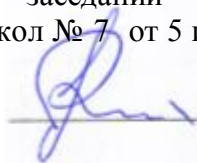
ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ №1
по дисциплине «Основы микроэлектроники»

Направление 11.03.02 «Инфокоммуникационные технологии и системы связи»,
профиль «Оптические системы и сети связи».

1. Пленочные элементы интегральных микросхем.
2. Последовательностные цифровые схемы. Асинхронные RS- триггеры, таблицы переходов.

Утверждено на заседании кафедры инфокоммуникационных технологий и наноэлектроники: протокол № 7 от 5 июня 2018 г.

Зав.кафедрой



/Р.Б.Салихов

Контрольная работа №1

Контрольная работа №1 посвящена электрическому расчету цифровой схемы ТТЛ-логики. Требуется для двух комбинаций входных сигналов своего варианта:

- оценить потенциалы в точках, указанных на схеме (А, В, С и т. д.);
- рассчитать все токи схемы и указать их направления;
- рассчитать мощности, которые рассеиваются на резисторах, и мощности потребляемой всей схемой;
- составить таблицу всех возможных логических состояний;
- написать логическое уравнение в форме СДНФ.

Результаты расчетов свести в таблицы. Примеры расчетов и таблиц будут даны ниже.

Указания к выполнению контрольной работы

Для успешного решения задачи необходимо сначала изучить принципы работы транзисторных ключей [4, с. 244-262] и логических элементов на биполярных транзисторах [1, с. 260-273], [2, с. 74-106], и [3, с. 264-268, 284-286] и [4, с. 348-363]. При решении задачи нужно учесть, что интегральные схемы ТТЛ изготавливаются из кремния. Транзисторы работают в режиме ключа. Эти обстоятельства позволяют использовать упрощенные модели вольт-амперных характеристик (ВАХ) диодов и транзисторов для расчетов токов и напряжений.

Приведем формулировки этих моделей.

Упрощенная модель ВАХ кремниевого *p-n* перехода (диода):

- если напряжение на *p-n* переходе обратное или прямое, но не превышает значения $U_{пор}$, то ток через *p-n* переход считается равным нулю;
- если через *p-n* переход протекает прямой ток, то напряжение на диоде принимаем равным $U_{пор} = 0,7$ В.

Упрощенная модель кремниевого биполярного транзистора:

- если на каждом из двух *p-n* переходов транзистора действуют обратные напряжения или прямые напряжения, не превышающие значения $U_{пор}$, то транзистор закрыт и все токи считаются равными нулю;
- если через эмиттерный переход протекает прямой ток, то напряжение база-эмиттер равно $U_{пор} = 0,7$ В, транзистор открыт и может находиться в одном из двух режимов: активном или насыщения. Для уточнения режима вычисляют ток базы I_B , произведение $\beta * I_B$ и максимально возможное значение тока коллектора насыщенного транзистора I_{KH} , затем проводят сравнение:
 - если $\beta * I_B < I_{KH}$, то режим активный и
 - если $\beta * I_B > I_{KH}$, то режим насыщения, где β – коэффициент усиления тока базы транзистора.

Будем считать, что ток коллектора в активном режиме не зависит от напряжения на переходе коллектор-база и равен $I_K = \beta * I_B$ и напряжение на переходе коллектор-база в режиме насыщения равно 0,6В, тогда напряжение коллектор-эмиттер будет равно 0,1В.

При выполнении расчетов примем также:

- напряжение логического 0 $U^0 = 0,1$ В,
- напряжение логической 1 $U^1 > 3$ В,
- падение напряжения на диоде и эмиттерном переходе при прямом включении равно 0,7В,
- коэффициент передачи тока базы $\beta = 50$, а инверсный коэффициент передачи тока базы β

$t=0,05$.

Варианты заданий

Комбинации входных сигналов, для которых необходимо провести анализ, даны в таблице 1.

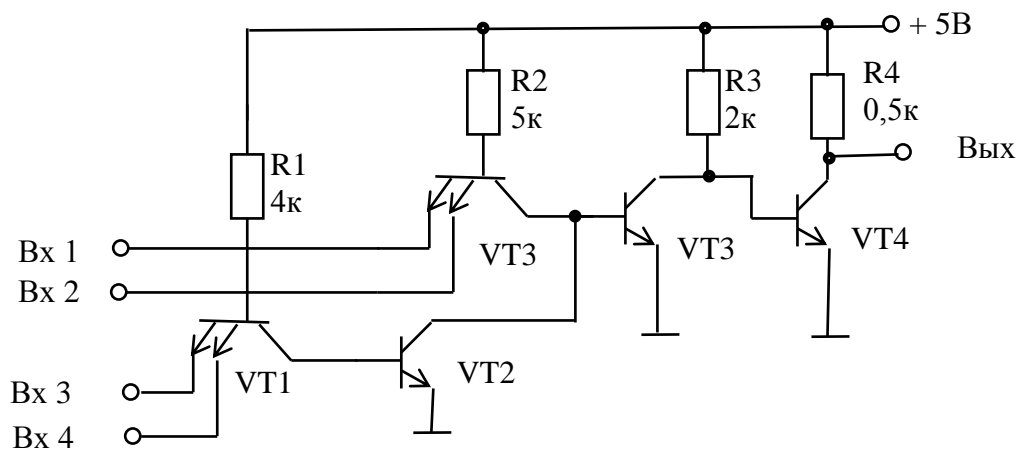
Таблица 1

Последняя цифра номера студенческого билета	Логические состояния сигналов на входе схемы				Последняя цифра номера студенческого билета	Логические состояния сигналов на входе схемы			
	1	2	3	4		1	2	3	4
0	0	1	1	1	5	1	1	1	0
	0	0	1	0		1	0	1	0
1	1	1	0	1	6	0	1	0	1
	0	1	1	0		0	1	1	1
2	0	1	0	0	7	0	0	0	1
	1	0	0	1		0	1	1	1
3	0	1	1	1	8	1	0	0	1
	0	1	0	1		1	1	1	0
4	1	0	0	1	9	0	0	1	1
	0	0	1	1		1	1	1	0

Пример электрического расчета цифровой схемы.

Схема логического элемента показана на рисунке 2. Значения сопротивлений и напряжение питания указаны на схеме. В виде прямоугольника показан следующий логический элемент, вход которого является нагрузкой для нашего логического элемента. Требуется провести расчет токов через резисторы и выходного напряжения для логической комбинации входного сигнала 1101, а также описать принцип действия и составить таблицу истинности.

Определим величину тока через резистор R1. Рассмотрим все возможные пути, по которым может протекать этот ток. В схеме только один источник напряжения - источник питания +5 В. Поэтому все постоянные токи в схеме могут протекать только в одном направлении от шины +5 В к общей



шине.

Рис.2

На рисунке 3 выделена часть схемы, по которой может протекать ток, идущий через R1 (ток I_1). Ток I_1 протекает от шины +5 В через R1 и далее может течь от базы транзистора VT1 налево через эмиттерные переходы, источники сигнала на общую шину или направо через коллекторный переход, диод и эмиттерный переход транзистора VT2 к общей шине.

Для расчета потенциалов на электродах транзисторов VT1 и VT2, выделим часть схемы, содержащие эти транзисторы (рис.3)

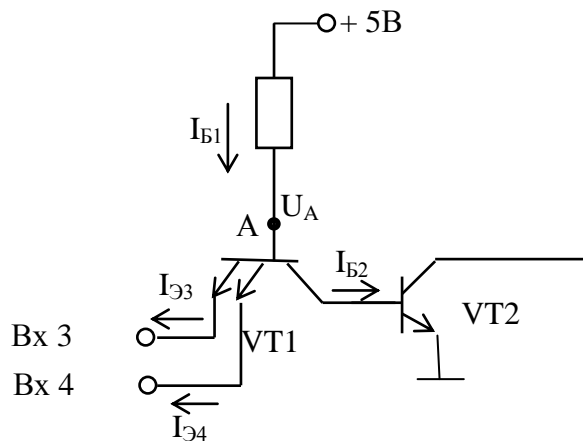


Рис.3.

Определим величину тока через резистор R1. Рассмотрим все возможные пути, по которым может протекать этот ток. В схеме только один источник напряжения - источник питания +5 В. Поэтому все постоянные токи в схеме могут протекать только в одном направлении от шины +5 В к общей шине.

Через резистор R1 протекает ток I_{B1} от шины +5 В через R1 и далее может течь от базы транзистора VT1 налево через эмиттерные переходы, источники сигнала на общую шину и направо через коллекторный переход транзистора VT1 и переход база-эмиттер транзистора VT2 к общей шине.

На входах транзистора VT1 приложены Vx3 и Vx4, т.е. комбинации входных логических сигналов «01». Тогда, согласно принятым условиям, $U_{ВХ4}=U^1 > 3$ В, а $U_{ВХ3}=U^0=0,1$ В. Отсюда, ток протекает только через переход Б-Э3 ($I_{Э3}$) транзистора VT1, так как на этом эмиттере потенциал ниже чем на базе и согласно предложенной выше модели напряжение на этом

переходе равно 0,7 В. Следовательно, потенциал базы транзистора VT1 (точка А) равен $U_A = U^0 + U_{БЭ3} = 0,1 + 0,7 = 0,8$ В. Заметим, что переход база-эмиттер Б-Э4 находится под обратным напряжением, так как потенциал базы (р-область) ниже, чем потенциал эмиттера (n-область) на величину $0,8 - 3 = -2,2$ В. Поэтому через этот переход протекает только обратный ток, т.е. $I_{Э4}$ практически равен 0.

Ток правой ветви при этом будет отсутствовать ($I_{Б2} = 0$), так как для того, чтобы он протекал в точке А, требуется потенциал равный $U_{БК1} + U_{БЭ2} = 0,6 + 0,7 = 1,3$ В. Потенциал же точки А = 0,8В, что меньше чем 1,3В, следовательно, транзистор VT2 будет закрыт. Находим ток I_1 .

$$I_1 = I_{Б1} = (E - U_A) / R_1 = (5 - 0,8) / 4 \cdot 10^3 = 1,05 \text{ мА}. \quad (1)$$

Рассчитаем теперь ток через резистор R2. Для этого выделим часть схемы (рис.4), элементы которого определяют этот ток.

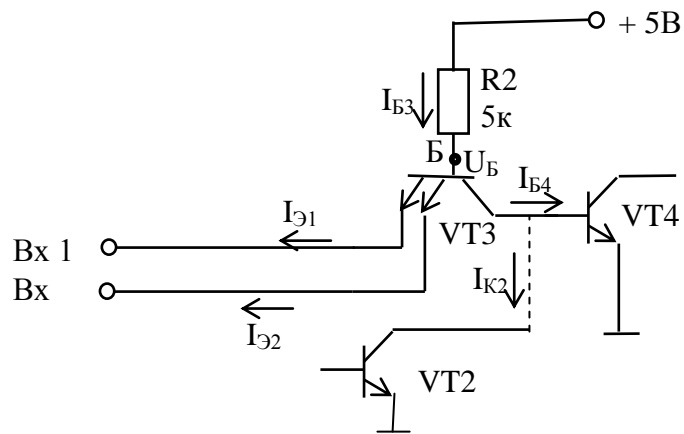


Рисунок 4.

На входах транзистора VT3 приложены Vx1 и Vx2, т.е. комбинации входных логических сигналов «11». Тогда, согласно принятым условиям, $U_{ВХ1} = U_{ВХ2} = U^1 > 3$ В. Потенциал базы VT3 в точке Б будет определяться падением напряжения на переходе база-коллектор этого транзистора и падением напряжения на переходе база эмиттер транзистора VT4. Транзистор VT2 заперт (см. выше), ток $I_{К2} = 0$ и он не влияет на распределение потенциалов. Таким образом, потенциал точки Б

$$U_B = U_{БК3} + U_{БЭ4} = 0,6 + 0,7 = 1,3 \text{ В}. \quad (2)$$

Это напряжение ниже, чем $U_{ВХ1} = U_{ВХ2} = U^1 > 3$ В, поэтому оба эмиттерных перехода заперты и токи $I_{Э1} = I_{Э2} = 0$. Ток от точки Б потечет по правой ветви через переход Б-Э транзистора VT4 и общей шиной и будет определять токи $I_{Б3}$ и $I_{Б4}$. Величина тока через резистор R2:

$$I_2 = I_{Б3} = (E - U_B) / R_2 = (5 - 1,3) / 5 \cdot 10^3 = 0,74 \text{ мА} \quad (3)$$

Хотя и транзистор VT3 и заперт, через эмиттерные переходы этого транзистора протекают обратные тепловые тока $I_{Э01} = I_{Э02}$. Эти токи можно рассчитать, умножая ток базы VT3 (I_2) на инверсный коэффициент передачи тока β_1 :

$$I_{Э01} = I_{Э02} = I_2 * \beta_1 = 0,74 * 0,05 = 0,037 \text{ мА}. \quad (4)$$

Так как обратные токи текут от эмиттера в базу транзистора, то в транзистор VT3 втекают три тока $I_{Э01}$, $I_{Э02}$ и I_2 , а вытекает через коллекторный переход и попадает в базу транзистора VT4 только один ток $I_{Б4}$. Применяя первое правило Кирхгофа, вычисляем ток базы VT4:

$$I_{Б4} = I_{Э01} + I_{Э02} + I_2 = 0,814 \text{ мА}. \quad (5)$$

Ток коллектора транзистора VT4 будет: $I_{К4} = I_{Б4} * \beta = 0.814 * 50 = 40,7 \text{ мА}$, что заведомо выше максимально возможного значения тока насыщенного транзистора $I_{КН} = E_K / R_3 = 5 / 2 * 10^3 = 2,5 \text{ мА}$. Можем, поэтому, заключить, что транзистор VT4 при комбинации входных сигналов «11» находится в состоянии насыщения.

Определим величину токов через резисторы R3 и R4. Для этого выделим часть схемы, определяющие токи через эти резисторы (рис.4)

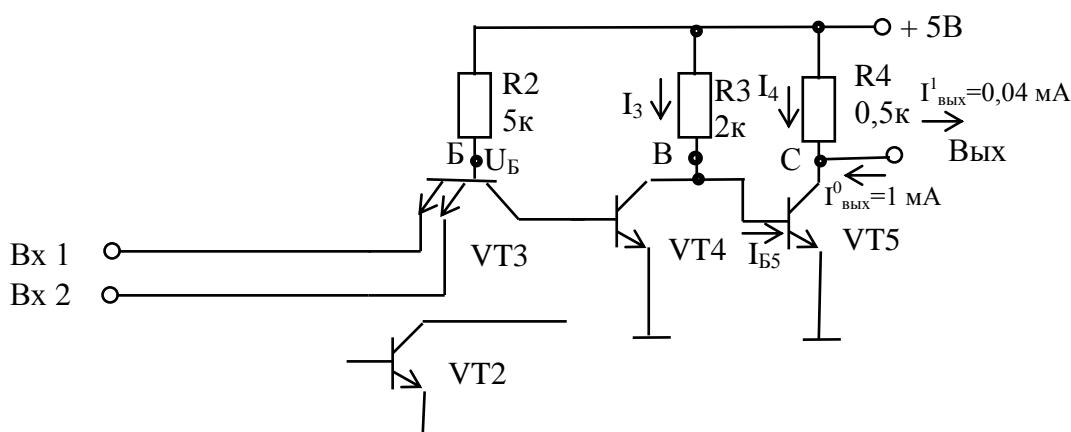


Рисунок 4.

При заданной логической комбинации 1101 транзистор VT2 закрыт (см.выше) и на работу схемы не влияет.

Для комбинаций на Vx1 и Vx2, соответствующие логике «11», как было показано выше, транзистор VT3 заперт, а транзистор VT4 открыт и насыщен (см.выше). Тогда согласно предложенной выше модели напряжение на переходе К-Э транзистора VT4 равно 0,1В и потенциал точки В

$$U_B = E - U_{КЭ4} = 5 - 0,1 = 4,9\text{В}. \quad (6)$$

На переходе Б-Э транзистора VT5 напряжение равно напряжению на переходе К-Э транзистора VT4, так как они соединены параллельно, и равно 0,1В, т.е. транзистор VT5 заперт и ток в цепи коллектора транзистора VT5 равен нулю. Находим ток I_3 :

$$I_3 = U_B / R_3 = 4,9 / 2 \cdot 10^3 = 2,45\text{мА}. \quad (7)$$

Так как ток коллектора транзистора VT5 равен нулю, то через резистор R4 протекает только входной ток логического элемента нагрузки, равный по условию

$$I_4 = 0,04\text{мА}. \quad (8)$$

Тогда напряжение на выходе будет равно

$$U_{\text{Вых}} = E - I_4 * R_4 = 5 - 0,04 * 10^{-3} * 0,5 * 10^3 = 4,98 \text{ В}.$$

Полученное напряжение $U_{\text{Вых}}$ близко к напряжению питания и соответствует уровню логической единицы.

Рассчитаем мощности, потребляемые микросхемой по формуле

$$P = E * (I_1 + I_2 + I_3 + I_4).$$

Для комбинации «1101», воспользуясь расчетами (1), (3), (7) и (8), имеем:

$$P1=5*(1,05+0,74+2,45+0,04)10^{-3}=21,4 \text{ мВт.}$$

Результаты расчетов занесем в таблицу 2.

Для некоторых логических комбинации на входе схемы (например, 1110), можно показать, что выходной транзистор VT5 находится в насыщенном состоянии (на выходе логический 0) и потребляет большой ток $I \sim E/R4 = 10 \text{ mA}$ и рассеиваемая мощность составит

почти 50мВт. Этот фактор необходимо учитывать при расчетах реальных ИМС.

Таблица 2-Значения токов и мощностей, полученных в результате расчетов.

Входная комбинация				Токи, мА				Р _{пот} , мВт
Вх 1	Вх 2	Вх 3	Вх 4	I ₁	I ₂	I ₃	I ₄	
1	1	0	1	1,05	0,74	2,45	0,04	21,4

Таблица 3. Мощности выделяемые на резисторах.

Ток, мА				Мощности на резисторах, мВт			
I ₁	I ₂	I ₃	I ₄	P _{R1}	P _{R2}	P _{R3}	P _{R4}
1,05	0,74	2,45	0,04	4,2	3,7	12	0,02

Составим таблицу истинности. В схеме 4 входа, поэтому возможны всего $2^4=16$ комбинаций входных сигналов. Пронумеруем эти комбинации числами от 0 до 15 и запишем в таблицу 4.

Помня о том, что логической единице на входе соответствует уровень не менее 3В, а логическому нулю 0,1 В, проанализируем работу схемы. Сразу же поставим символ «0» в строке для комбинации «0110» и «1» для комбинации «1110», так как анализ для этих случаев уже проведен.

Заметим, что выходное напряжение будет иметь низкий уровень (логический нуль) во всех случаях, когда транзистор VT5 открыт, т. е. находится в режиме насыщения. Это имеет место, если транзистор VT4 закрыт, а это, в свою очередь, произойдет только тогда, когда транзисторы VT2 и VT3 или оба открыты или один из них открыт. Транзистор VT3 открыт, если хотя бы на одном из его входов будет логический «0». Транзистор VT2 будет открыт, если заперт транзистор VT1, т.е. на обоих его входах будет логическая «1». Таким образом, если на одном из входов Вх1 и Вх2 всем будет состояние логического «0» или на входах Вх3 и Вх4 одновременно будет логическая «1», то выходной сигнал соответствует логическому нулю. При других комбинациях на выходе будет логическая «1».

Таблица 4 - Таблица истинности для схемы, изображенной на рисунке 2.

Номер комбинации	Входн. комбин.				Вых	Номер комбинации	Входн. комбин.				Вых.
	Входы						Входы				
	1	2	3	4			1	2	3	4	
0	0	0	0	0	0	8	1	0	0	0	0
1	0	0	0	1	0	9	1	0	0	1	0
2	0	0	1	0	0	10	1	0	1	0	0
3	0	0	1	1	0	11	1	0	1	1	0
4	0	1	0	0	0	12	1	1	0	0	1
5	0	1	0	1	0	13	1	1	0	1	1
6	0	1	1	0	0	14	1	1	1	0	1
7	0	1	1	1	0	15	1	1	1	1	0

Из таблицы истинности видно, что если Вх1 и Вх2 имеют одновременно состояние логической «1» и на одном из входов Вх3 и Вх4 будет логический «0», то выходной сигнал соответствует логической «1».

Составим СДНФ. Из анализа таблицы 4 видно, что только в 12, 13 и 14 номерах комбинации логическое состояние выхода схемы равно 1, поэтому СДНФ будет содержать только три члена. Обозначим Вх1 через X_1 , Вх2 – X_2 , Вх3 – X_3 и Вх4 – X_4 , а Вых – Y . Тогда имеем:

$$Y = \sum_{i=0}^{15} Y_i m_i = X_1 X_2 \overline{X_3} \overline{X_4} + X_1 X_2 \overline{X_3} X_4 + X_1 X_2 X_3 \overline{X_4}.$$

Студенты выполняют контрольную работу в соответствии со своим вариантом. На выполнение контрольной работы отводится 3 дня.

Примерные вопросы для тестовых заданий

1. Основные недостатки формирования тонких пленок методом термического вакуумного напыления (указать наиболее полный перечень с недостатками):

1. Неоднородность пленки по толщине; трудность формирования пленок тугоплавких материалов; невозможность получения пленок диэлектрических материалов; большая длительность процесса напыления; сложность технологического оборудования и его дороговизна.

2. Неоднородность пленки по толщине; трудность формирования пленок тугоплавких материалов; невозможность получения пленок диэлектрических материалов; большая длительность процесса напыления; сложности формирования пленок химических соединений.

3. Неоднородность пленки по толщине; трудность формирования пленок тугоплавких материалов; невозможность получения пленок диэлектрических материалов; сложности формирования пленок химических соединений.

2. Для формирования пленок сложных химических соединений наиболее эффективным являются методы:

1. Метод катодного распыления; взрывной метод; метод двух и более испарителей.

2. Метод катодного распыления; взрывной метод; метод двух и более испарителей; метод электронной бомбардировкой.

3. Метод катодного распыления; метод двух и более испарителей; метод электронной бомбардировкой.

3. Микроэлектроника – это...

1. Раздел электромагнетизма, включающий исследование, конструирование и производство ИМС и радио электронной аппаратуры на их основе

2. Раздел электроники, включающий исследование, конструирование и производство ИМС и радио электронной аппаратуры на их основе

3. Раздел механики, включающий исследование, конструирование и производство ИМС и радио электронной аппаратуры на их основе

4. Раздел квантовой физики, изучающий исследование, конструирование и производство ИМС и радио электронной аппаратуры на их основе

4. Как называется часть микросхемы, реализующая функцию какого-либо электрорадиоэлемента, которая может быть выполнена как самостоятельное изделие

1. Микросхемой; 2. Компонентом; 3. Узлом; 4. Элементом

5. Степень интеграции K микросхемы определяется:

1. $K=2lgN$; 2. $K=lgN$; 3. $K=logN$; 4. $K=lnN$, где N – число элементов в интегральной микросхеме.

6. Как называется процесс формирования отверстий в масках, создаваемых на поверхности полупроводниковой подложки, предназначенных для легирования и других операций?

1. Эпитаксия; 2. Ионное легирование; 3. Литография; 4. Травление

7. Микросхема, элементы которой выполнены в приповерхностном слое полупроводниковой подложки, называется...

1. Пленочной; 2. Гибридной; 3. Полупроводниковой; 4. Проводниковой.

8. Как называется устройство электроники, изготовленное на единой подложке в едином технологическом цикле, состоящее из большого числа элементов и выполняющее определенную функцию преобразования и обработки сигнала?

1. Аналоговый преобразователь; 2. Запоминающее устройство;
3. Интегральная микросхема; 4. Цифровой преобразователь.

9. Интегральные микросхемы классифицируются на...

1. Полупроводниковые, металлические и гибридные;
2. Полупроводниковые, проводниковые и гибридные;
3. Полупроводниковые, диэлектрические и гибридные;
4. Полупроводниковые, пленочные и гибридные.

10. Последовательность технологических операций подготовки кремниевой подложки для изготовления интегральной микросхемы состоит из:

1. а) выращивания монокристаллических слитков кремния, б) резки слитков кремния на тонкие пластины, в) шлифовки и полировки поверхности подложки, г) химической очистки поверхности подложки, д) эпитаксиального наращивания слоя кремния на подложке;

2. а) выращивания монокристаллических слитков кремния, б) резки слитков кремния на тонкие пластины, в) эпитаксиального наращивания слоя кремния на подложке; г) шлифовки и полировки поверхности подложки, д) химической очистки поверхности подложки;

3. а) выращивания монокристаллических слитков кремния, б) резки слитков кремния на тонкие пластины, в) химической очистки поверхности подложки, г) эпитаксиального наращивания слоя кремния на подложке; д) шлифовки и полировки поверхности подложки.

11. В современных микросхемах элементы схемы создаются в:

1. Приповерхностном слое монокристалла кремния;
2. В аморфном слое кремния выращенного на поверхности монокристалла кремния;
3. В эпитаксиальном слое кремния выращенного на поверхности монокристалла кремния;
4. В поликристаллическом слое кремния выращенного на поверхности монокристалла кремния;

12. Основные способы изоляции элементов в ИМС на биполярных транзисторах: (указать ответ с правильными способами)

1. Обратным смещенным р-п переходом; прямо смещенным р-п переходом; диэлектриком.
2. Обратным смещенным р-п переходом; прямо смещенным р-п переходом; диэлектриком; комбинированным способом.
3. Обратным смещенным р-п переходом; диэлектриком; комбинированным способом.

13. Диффузионный резистор по сравнению с пленочным в ИМС:

1. Обладает более высоким температурным коэффициентом сопротивления, занимает больший объем в полупроводниковом слое и меньшим классом точности.
2. Обладает низким температурным коэффициентом сопротивления, занимает больший объем в полупроводниковом слое и высоким классом точности.

3. Обладает более высоким температурным коэффициентом сопротивления, занимает малый объем в полупроводниковом слое и высоким классом точности.
4. Обладает более низким температурным коэффициентом сопротивления, занимает малый объем в полупроводниковом слое и высоким классом точности.

14. Современные ИМС на полевых транзисторах по сравнению с ИМС на биполярных транзисторах обладают преимуществами (указать наиболее полный перечень):

1. Более высокой температурной и временной стабильностью, высокой степенью интеграции, высокой технологичностью, возможностью создания пассивных элементов в едином технологическом цикле, не требуется изоляция элементов друг от друга;
2. Более высокой температурной и временной стабильностью, высокой технологичностью, возможностью создания пассивных элементов в едином технологическом цикле, не требуется изоляция элементов друг от друга, более высоким быстродействием, малым потреблением тока;
3. Более высокой температурной и временной стабильностью, высокой степенью интеграции, высокой технологичностью, не требуется изоляция элементов друг от друга, более высоким быстродействием, малым потреблением тока;
4. Более высокой температурной и временной стабильностью, высокой степенью интеграции, возможностью создания пассивных элементов в едином технологическом цикле, не требуется изоляция элементов друг от друга, более высоким быстродействием;

Пример лабораторной работы

Лабораторная работа № 1. Исследование характеристик инвертирующего и неинвертирующего усилителей

Цель работы: изучить и освоить принципы построения и работы инвертирующего и неинвертирующего усилителей на базе операционного усилителя, исследовать их параметры и характеристики.

Краткая теория

Схемы инвертирующего и неинвертирующего усилителей, показаны на рисунках 1.1,а и 1.1,б. В обеих схемах ОУ охвачен отрицательной обратной связью (ООС) по напряжению: на инвертирующий вход ОУ посредством сопротивления R_2 , называемого сопротивлением обратной связи, подается часть выходного напряжения. Напряжение обратной связи создается на сопротивлении R_1 . В случае инвертирующего усилителя (рис.1.1,а) входной сигнал и сигнал ООС суммируются с помощью резисторов R_1 и R_2 . Такая обратная связь называется параллельной.

Обратная связь, используемая в неинвертирующем усилителе (1.1,б), носит название последовательной: здесь дифференциальное входное напряжение ОУ образуется непосредственно как разность входного напряжения и напряжения обратной связи. Инвертирующий усилитель в отличие от неинвертирующего сдвигает входной и выходной сигналы по фазе на 180° .

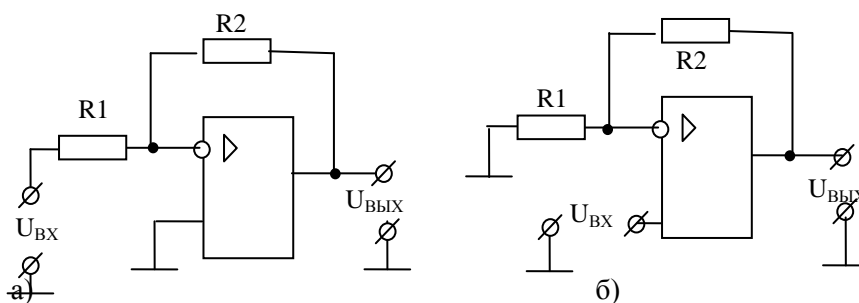


Рис.1.1. Схемы инвертирующего а) и неинвертирующего б) усилителей на базе ОУ

Коэффициенты обратной связи для обеих схем определяется одним выражением:

$$\beta = \frac{R_1}{R_1 + R_2} \quad (1.1)$$

Как известно, коэффициент усиления K усилителя, охваченного отрицательной обратной связью, определяется выражением:

$$K = \frac{K_D}{1 + \beta K_D} \quad (1.2)$$

где K_D – дифференциальный коэффициент усиления ОУ.

В неинвертирующем усилителе входное напряжение действует непосредственно на входе ОУ (рис.1.1,б), тогда используя (1.1) и (1.2) можно рассчитать коэффициент усиления неинвертирующего усилителя:

$$K_H = \frac{K_D}{1 + \beta K_D} = \frac{1}{\beta} \left(\frac{1}{\frac{1}{\beta K_D} + 1} \right) = \left(1 + \frac{R_2}{R_1} \right) \left(\frac{1}{\frac{1}{\beta K_D} + 1} \right) \quad (1.3)$$

В инвертирующем же усилителе входное напряжение U_{BX} передается на инвертирующий вход ОУ через делитель напряжения R_1 и R_2 (рис.1.1,а) с коэффициентом деления

$$K_D = \frac{R_2}{R_1 + R_2} \quad (1.4)$$

поэтому коэффициент усиления инвертирующего усилителя K_H с учетом (1.1), (1.2) и (1.4):

$$K_H = -K_D \frac{K_D}{1 + \beta K_D} = \frac{K_D}{\beta} \left(\frac{1}{\frac{1}{\beta K_D} + 1} \right) = -\frac{R_2}{R_1} \left(\frac{1}{\frac{1}{\beta K_D} + 1} \right) \quad (1.5)$$

Так как в ОУ $K_D \gg 1$ (см. справочные данные для ОУ), то $1/(\beta K_D) \ll 1$ и для коэффициентов усиления из (1.3) и (1.4) окончательно имеем:

$$K_H = 1 + \frac{R_2}{R_{12}} \quad (1.6)$$

и

$$K_D = -\frac{R_2}{R_{12}} \quad (1.7)$$

Знак минус перед дробью в (1.5) и (1.7) информирует об инверсии фазы выходного сигнала в инвертирующем усилителе.

Формулы (1.6) и (1.7) можно легко получить, применяя ко схемам усилителей первое и второе правила Кирхгофа и теорему об идеальном ОУ. Идеальным называется ОУ, который обладает следующими свойствами:

- бесконечно большим коэффициентом усиления, т.е. $K_D \rightarrow \infty$;
- бесконечно большой полосой пропускания по частоте, т.е. $\Delta f = 0 - \infty$;
- бесконечно большим входным сопротивлением, т.е. $R_{BX} = \infty$ и
- нулевым выходным сопротивлением, т.е. $R_{BЫX} = 0$. Кроме того, параметры идеального усилителя не должны изменяться от температуры и времени.

Отметим, что эти свойства даже теоретически полностью достигнуты быть не могут, но, как следует из справочных данных для ОУ, их параметры близки к идеальным. Действительно, как видно из справочных данных для реальных ОУ, их дифференциальный коэффициент усиления составляет $10^4 \div 10^6$, дифференциальное входное сопротивление более 10^9 Ом, выходное сопротивление 100 Ом, а граничная частота достигает 10-ки МГц.

Теорема об идеальном ОУ позволяет значительно упростить расчеты параметров и характеристик схем на базе ОУ.

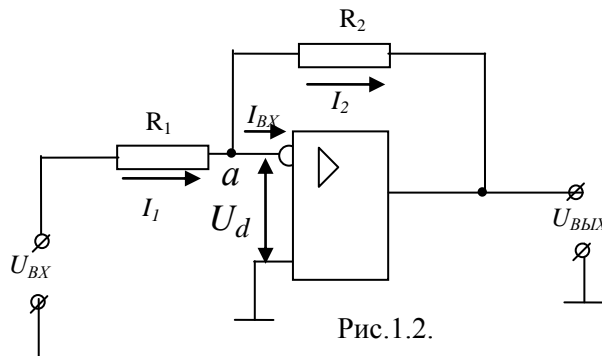
Рассмотрим схему инвертирующего усилителя (рис.1.2).

На основе первого правила Кирхгофа для узла в точке a можем написать уравнения для токов:

$$I_1 - I_{BX} - I_2 = 0. \quad (1.8)$$

Так как для идеального ОУ $R_{BX} = \infty$, то $I_{BX} = 0$, тогда из (1.8) имеем:

$$I_1 = I_2. \quad (1.9)$$



Применяя второе правило Кирхгофа ко входной и выходной цепям инвертирующего усилителя, имеем:

$$\begin{cases} U_{BX} = I_1 R_1 + U_d \\ U_{BЫX} = -I_1 R_2 - U_d \end{cases} \quad (1.10)$$

где U_d - дифференциальное входное напряжение ОУ.

Для идеального ОУ $K_D \rightarrow \infty$, тогда при любом $U_d \neq 0$ $U_{BЫX} = K_D U_d = \infty$, что невозможно. Таким

образом, мы должны принять $U_d = 0$. (1.11)

Отсюда следует, что потенциалы инвертирующего и неинвертирующего входов для идеального ОУ равны друг другу. Это условие достаточно хорошо выполняется и для реальных ОУ.

Учитывая (1.11) из выражений (1.10) имеем:

$$\begin{cases} U_{BX} = I_1 R_1 \\ U_{ВЫХ} = -I_1 R_2 \end{cases}, \quad (1.12)$$

Из (1.12) с учетом (1.10) для коэффициента усиления неинвертирующего усилителя получим:

$$K_H = \frac{U_{ВЫХ}}{U_{BX}} = -\frac{R_2}{R_1}, \text{ что совпадает с (1.7).}$$

Аналогичные расчёты можно провести и для неинвертирующего усилителя.

Методика исследования

Исследования усилителей проводится на универсальном стенде. На рабочей поверхности стенда устанавливается соответствующая карта и плата с исследуемыми схемами усилителей. Принципиальная схема исследуемых усилителей приведена на рис. 1.3.

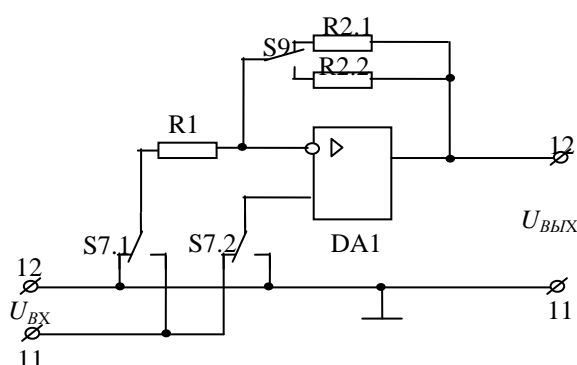


Рис.1.3.

Упр.1. Исследование инвертирующего усилителя

Для исследования инвертирующего усилителя необходимо, чтобы кнопка S7 на универсальном стенде была нажата. С помощью кнопок S9 можно изменять значения сопротивления в цепи ОС, тем самым, можно изменить коэффициент усиления усилителя. При нажатом переключателе S9 в цепь обратной связи усилителя подключается сопротивление 1 кОм и при отжатом 5 кОм.

Задание:

1. Подготовить генератор и вольтметр к работе: включить их в сеть и прогреть.
2. Подключить генератор и вольтметр к входным клеммам стенда 11(вход) и 12 (земля), а к выходным клеммам стенда 12 (выход) и 11(земля) – вольтметр и осциллограф.
3. Включить стенд в сеть. Убедиться в исправной работе стенда. Для этого нажать кнопку S9 и подать на вход усилителя с выхода генератора гармонический сигнал амплитудой порядка 1В и частотой 1 кГц. Если на экране осциллографа будут наблюдаться неискаженные гармонические колебания амплитудой порядка 1В, то установка работает исправно.
4. Снять амплитудную характеристику $U_{ВЫХ} = f(U_{BX})$ на частоте 1 кГц при двух значениях коэффициента усиления. Амплитуду входного напряжения менять от 0 до появления явных нелинейных искажений выходного сигнала. Записать амплитуду входного сигнала, при которой начинают появляться нелинейные искажения.
5. Определить по амплитудной характеристике амплитудный диапазон усилителей, экспериментальные значения коэффициентов усиления и их с расчетные значения, сравнить их.
6. Снять амплитудно-частотную характеристику $U_{ВЫХ}$, как функция от частоты входного сигнала для двух значений коэффициентов усиления при постоянной амплитуде входного сигнала порядка 1В. При этом частоту входного сигнала менять от 0 до 1 МГц. **Внимание.** Измерения выходного напряжения выполнять высокочастотным вольтметром.

7. Определить частоту единичного усиления и сравнить его с паспортными данными

Упр. 2. Исследование неинвертирующего усилителя

Для исследования неинвертирующего усилителя необходимо, отжать кнопку S7 стенда. С помощью кнопок S9 можно изменять значения сопротивления в цепи ОС, тем самым изменять коэффициент усиления усилителя. При нажатом переключателе S9 в цепь обратной связи усилителя подключается сопротивление 1кОм и при отжатом 5кОм.

Задание:

1. Подготовить генератор и вольтметр к работе: включить их в сеть и прогреть.
2. Подключить генератор и вольтметр к входным клеммам стенда 11(вход) и 12 (земля), а к выходным клеммам стенда 12 (выход) и 11 (земля)- вольтметр.
3. Включить стенд в сеть. Убедиться в исправной работе стенда. Для этого нажать кнопку S9 и подать на вход усилителя с выхода генератора гармонический сигнал амплитудой порядка 1В и частотой 1 кГц. Если на экране осциллографа будут наблюдаться неискаженные гармонические колебания амплитудой порядка 2В, то установка работает исправно.
4. Снять амплитудную характеристику $U_{ВЫХ} = f(U_{ВХ})$ на частоте 1 кГц при двух значениях коэффициента усиления. Амплитуду входного напряжения менять от 0 до появления явных нелинейных искажений выходного сигнала. Записать амплитуду входного сигнала, при которой начинают появляться нелинейные искажения.
5. Определить по амплитудной характеристике амплитудный диапазон усилителей, экспериментальные значения коэффициентов усиления и их с расчетные значения, сравнить их.
6. Снять амплитудно-частотную характеристику $U_{ВЫХ}$, как функция от частоты входного сигнала для двух значений коэффициентов усиления при постоянной амплитуде входного сигнала порядка 1В. При этом частоту входного сигнала менять от 0 до 1 МГц. **Внимание.** Измерения выходного напряжения выполнять высокочастотным вольтметром.
7. Определить частоту единичного усиления и сравнить его с паспортными данными

Отчет должен содержать:

1. Паспортные данные и цоколевку операционного усилителя, примененного в данной лабораторной работе.
2. Принципиальную схему исследуемых усилителей, приведенной на рис. 1.3.
3. Амплитудные и амплитудно-частотные характеристики усилителей. **Внимание.** Амплитудно-частотные характеристики желательно построить в полулогарифмическом масштабе, откладывая по оси абсцисс логарифм частоты $lg f$.
4. Экспериментальные параметры усилителей и расчетные значения этих параметров.
5. Выводы по проделанной работе.