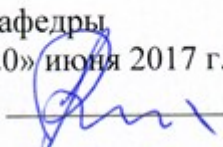
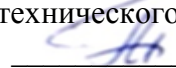


МИНОБРНАУКИ РОССИИ

ФГБОУ ВО «БАШКИРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»

ФИЗИКО-ТЕХНИЧЕСКИЙ ИНСТИТУТ  
КАФЕДРА ИНФОКОММУНИКАЦИОННЫХ ТЕХНОЛОГИИ И НАНОЭЛЕКТРОНИКИ

Актуализировано:  
на заседании кафедры  
протокол от «20» июня 2017 г. №7  
Зав. кафедрой  / Салихов Р.Б.

Согласовано:  
Председатель УМК физико-  
технического института  
 Балапанов М.Х.

**Рабочая программа дисциплины (модуля)**

дисциплина АНАЛОГОВАЯ И ЦИФРОВАЯ ИНТЕГРАЛЬНАЯ ЭЛЕКТРОНИКА  
(наименование дисциплины)

дисциплина по выбору  
(Цикл дисциплины и его часть (базовая, вариативная, дисциплина по выбору))

**программа бакалавриата**

Направление подготовки (специальность)  
11.03.04 электроника и нанoeлектроника  
(указывается код и наименование направления подготовки (специальности))

Профиль(и) подготовки  
Электронные приборы и устройства

Квалификация  
Бакалавр

Разработчик (составитель)  
проф.к.ф.-м.н.доц.  
(должность, ученая степень, ученое звание)



/ Гарифуллин Н.М.

Для приема - 2015г

Уфа 2017

Составитель к.ф.-м.н., доц. Гарифуллин Н.М.

Рабочая программа дисциплины актуализирована на заседании кафедры инфокоммуникационных технологий и наноэлектроники, протокол № 7 от «20» июня 2017 г.

Заведующий кафедрой



./ Салихов Р.Б./

Дополнения и изменения, внесенные в рабочую программу дисциплины, утверждены на заседании кафедры инфокоммуникационных технологий и наноэлектроники, протокол № 7 от «5» июня 2018 г.

Заведующий кафедрой



./ Салихов Р.Б./

Дополнения и изменения, внесенные в рабочую программу дисциплины, утверждены на заседании кафедры инфокоммуникационных технологий и наноэлектроники, протокол № \_\_\_\_\_ от «\_\_\_» \_\_\_\_\_ июня 20\_\_ г.

Заведующий кафедрой

\_\_\_\_\_/ Салихов Р.Б./

МИНОБРНАУКИ РОССИИ

ФГБОУ ВО «БАШКИРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»

ФИЗИКО-ТЕХНИЧЕСКИЙ ИНСТИТУТ  
КАФЕДРА ИНФОКОММУНИКАЦИОННЫХ ТЕХНОЛОГИИ И НАНОЭЛЕКТРОНИКИ

Актуализировано  
на заседании кафедры  
протокол №\_7\_ от\_20.06.2017  
Зав.кафедрой -----Салихов Р.Б

Согласовано:  
Председатель УМК физико-  
технического института  
\_\_\_\_\_ Балапанов М.Х

**Рабочая программа дисциплины (модуля)**

дисциплина АНАЛОГОВАЯ И ЦИФРОВАЯ ИНТЕГРАЛЬНАЯ ЭЛЕКТРОНИКА  
(наименование дисциплины)

дисциплина по выбору  
(Цикл дисциплины и его часть (базовая, вариативная, дисциплина по выбору))

**программа бакалавриата**

Направление подготовки (специальность)  
11.03.04 электроника и наноэлектроника  
(указывается код и наименование направления подготовки (специальности))

Профиль(и) подготовки  
Электронные приборы и устройства

Квалификация  
Бакалавр

Разработчик (составитель)  
проф.к.ф.-м.н.доц.  
(должность, ученая степень, ученое звание)

\_\_\_\_\_  
подпись

/ Гарифуллин Н.М.

Для приема - 2015г

Уфа 2017

Составитель к.ф.-м.н., доц. Гарифуллин Н.М.

Рабочая программа дисциплины актуализирована на заседании кафедры инфокоммуникационных технологий и наноэлектроники, протокол № 7 от «20» июня 2017 г.

Заведующий кафедрой \_\_\_\_\_ / Салихов Р.Б./

Дополнения и изменения, внесенные в рабочую программу дисциплины, утверждены на заседании кафедры инфокоммуникационных технологий и наноэлектроники, протокол № \_\_7\_\_ от «\_5\_» июня 2018 г.

Дополнения и изменения, внесенные в рабочую программу дисциплины, утверждены на заседании кафедры инфокоммуникационных технологий и наноэлектроники, протокол № \_\_\_\_\_ от «\_\_» \_\_ июня\_ 20\_\_ г.

Заведующий кафедрой \_\_\_\_\_./ Салихов Р.Б /

Дополнения и изменения, внесенные в рабочую программу дисциплины, утверждены на заседании кафедры инфокоммуникационных технологий и наноэлектроники, протокол № \_\_\_\_\_ от «\_\_» \_\_ июня\_ 20\_\_ г.

Заведующий кафедрой \_\_\_\_\_./ Салихов Р.Б /

### Список документов и материалов

1. Перечень планируемых результатов обучения по дисциплине, соотнесенных с планируемыми результатами освоения образовательной программы	4
2. Цель и место дисциплины в структуре образовательной программы	6
3. Содержание рабочей программы (объем дисциплины, типы и виды учебных занятий, учебно-методическое обеспечение самостоятельной работы обучающихся)	6
4. Фонд оценочных средств по дисциплине	6
4.1. Перечень компетенций с указанием этапов их формирования в процессе освоения образовательной программы. Описание показателей и критериев оценивания компетенций на различных этапах их формирования, описание шкал оценивания	6
4.2. Типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и опыта деятельности, характеризующих этапы формирования компетенций в процессе освоения образовательной программы. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и опыта деятельности, характеризующих этапы формирования компетенций	16
4.3. Рейтинг-план дисциплины	18
5. Учебно-методическое и информационное обеспечение дисциплины	22
5.1. Перечень основной и дополнительной учебной литературы, необходимой для освоения дисциплины	22
5.2. Перечень ресурсов информационно-телекоммуникационной сети «Интернет» и программного обеспечения, необходимых для освоения дисциплины	23
6. Материально-техническая база, необходимая для осуществления образовательного процесса по дисциплине	23
7. Приложение №1. Содержание рабочей программы	25
8. Приложение №2. Рейтинг план дисциплины	31
9. Приложение №3. Форма экзаменационного билета	33
10. Приложение №4. Вариант контрольной работы	34
11. Приложение №5. Вариант тестовых заданий.	41
12. Приложение №6. Вариант описания лабораторной работы	46

**1. Перечень планируемых результатов обучения по дисциплине, соотнесенных с планируемыми результатами освоения образовательной программы**  
(с ориентацией на карты компетенций)

В результате освоения образовательной программы обучающийся должен овладеть следующими результатами обучения по дисциплине:

ОПК-5- способностью использовать основные приемы обработки и представления экспериментальных данных;

ОПК-7- способностью учитывать современные тенденции развития электроники, измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности;

ПК-1-способностью строить простейшие физические и математические модели приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения, а также использовать стандартные программные средства их компьютерного моделирования;

ПК-2- способностью аргументировано выбрать и реализовывать на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения:

Результаты обучения		Формируемая компетенция (с указанием кода)	Примечание
Знания	1. Знать основные приемы обработки и представления экспериментальных данных;	ОПК-5	
	2. Знать методы анализа и синтеза электронных схем на основе аналоговой и цифровой элементной базы с учетом современной тенденции развития электроники, измерительной и вычислительной техники, информационных технологий.	ОПК-7	
	3. Знать основные технические параметры, эксплуатационные характеристики и области применения основных устройств и функциональных узлов интегральной электроники.	ПК-1	
	4. Знать методику экспериментального исследования параметров и характеристик приборов и устройств аналоговой электроники различного функционального назначения.	ПК-2	
	1. Уметь сформулировать основные этапы	ОПК-5	

Умения	техпроцессов создания полупроводниковых интегральных схем;		
	2. Уметь учитывать современные тенденции развития электроники, измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности;	ОПК-7	
	3. Умение применять методы расчета параметров и характеристик, моделирования и проектирования различных узлов интегральной электроники;	ПК-1	
	4. Уметь аргументировано выбирать методику экспериментального исследования параметров и характеристик устройств аналоговой и цифровой электроники	ПК-2	
Владения (навыки / опыт деятельности)	1. Владеть навыками работы с типовыми средствами измерений с целью исследования основных параметров и характеристик устройств интегральной электроники;	ОПК-5	
	2. Владеть способностью строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стандартные программные средства их компьютерного моделирования	ОПК-7	
	3. Владеть способностью строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стандартные программные средства их компьютерного моделирования	ПК-1	
	4. Владеть навыками составления и оформления отчетов по результатам практического применения и внедрению результатов исследований	ПК-2	

## 2. Цель и место дисциплины в структуре образовательной программы

Дисциплина «Аналоговая и цифровая интегральная электроника» относится к обязательным дисциплинам вариативной части профессионального цикла Б1.В.1 14 и предназначен для подготовки бакалавров по направлению 11.03.04 электроника и нанoeлектроника, квалификация: степень- бакалавр, профиль подготовки «Электронные приборы и устройства».

Дисциплина изучается на 4 курсе в 7 и 8 семестрах.

Цель изучения дисциплины является ознакомление студентов с основными техпроцессами создания интегральных микросхем, изучение схмотехники, параметров и характеристик схем аналоговой и цифровой электроники.

Курс «Аналоговая и цифровая интегральная электроника» является одной из основных дисциплин профиля и является важным элементом подготовки специалистов по данному направлению. Знания, полученные в результате освоения курса «Аналоговая и цифровая интегральная электроника» позволят грамотно разработать на базе изученных приборов интегральной электроники современные электронные устройства.

Для изучения дисциплины необходимы знания следующих дисциплин и их разделов:

по физике - электричество и магнетизм, колебания и волновое движение, физика твердого тела, физические величины и единицы их измерения;

по высшей математике - дифференциальное и интегральное исчисления, дифференциальные уравнения и методы их решения, функции комплексной переменной;

по общепрофессиональным дисциплинам – физические основы электроники, электроника, материалы электронной техники и др.

по основам метрологии и стандартизации - международную систему единиц (СИ), методы и средства измерения электрических и магнитных величин, условное графическое изображение электрических, магнитных и полупроводниковых элементов, схемы и их выполнение.

Дисциплина «Аналоговая и цифровая интегральная электроника» призвана помочь студентам овладеть навыками и знаниями, необходимыми для выполнения научно-исследовательской работы, включая выполнение выпускной классифицированной работы.

## 3. Содержание рабочей программы (объем дисциплины, типы и виды учебных занятий, учебно-методическое обеспечение самостоятельной работы обучающихся)

Содержание рабочей программы представлено в Приложении № 1.

### 4. Фонд оценочных средств по дисциплине

#### 4.1. Перечень компетенций с указанием этапов их формирования в процессе освоения образовательной программы. Описание показателей и критериев оценивания компетенций на различных этапах их формирования, описание шкал оценивания

Код и формулировка компетенции:

ОПК-5- способностью использовать основные приемы обработки и представления экспериментальных данных:

Экзамен:

Этап (уровень) освоения компетен	Планируемые результаты обучения (показатели)	Критерии оценивания результатов обучения			
		2 («Не удовлетворительно»)	3 («Удовлетворительно»)	4 («Хорошо»)	5 («Отлично»)



ции	достижения заданного уровня освоения компетенций)				
Первый этап	Знать основные приемы обработки и представления экспериментальных данных	Имеет фрагментарные знания по обработке и представления экспериментальных данных	Имеет определенные представления по обработке и представления экспериментальных данных .	Показывает достаточные знания по обработке и представления экспериментальных данных,	Уверенно знает основные приемы обработки и представления экспериментальных данных
Второй этап	Уметь сформулировать основные этапы техпроцессов создания полупроводниковых интегральных схем;	Умеет фрагментарно сформулировать основные этапы техпроцессов создания полупроводниковых интегральных схем.	Умеет сформулировать некоторые этапы техпроцессов создания полупроводниковых интегральных схем.	Уверенно формулирует основные этапы техпроцессов создания полупроводниковых интегральных схем	Показывает уверенные знания по основным этапам техпроцессов в создания полупроводниковых интегральных схем;
Третий этап	. Владеть навыками работы с типовыми средствами измерений с целью исследования основных параметров и характеристик устройств интегральной электроники	Не владеет навыками работы с типовыми средствами измерений с целью исследования основных параметров и характеристик устройств интегральной электроники	Владеет определенными навыками работы с типовыми средствами измерений с целью исследования основных параметров и характеристик устройств интегральной электроники	Владеет способностью работать с типовыми средствами измерений с целью исследования основных параметров и характеристик устройств интегральной электроники	Уверенно владеет навыками работы с типовыми средствами измерений с целью исследования основных параметров и характеристик устройств интегральной электроники

Зачет

Этап (уровень) освоения компетенции	Планируемые результаты обучения (показатели достижения заданного уровня освоения компетенций)	Критерии оценивания результатов обучения	
		Незачтено	Зачтено
Первый этап	Знать основные приемы обработки и представления экспериментальных данных	Имеет только фрагментарные знания по обработке и представления экспериментальных данных	Показывает достаточные хорошие знания по обработке и представления экспериментальных данных,
Второй этап	Уметь сформулировать основные этапы техпроцессов создания полупроводниковых интегральных схем;	Умеет только сформулировать некоторые этапы техпроцессов создания полупроводниковых интегральных схем, но отсутствуют общие представления таких техпроцессов.	Показывает уверенные знания по основным этапам техпроцессов создания полупроводниковых интегральных схем;
Третий этап	Владеть навыками работы с типовыми средствами измерений с целью исследования основных параметров и характеристик устройств интегральной электроники	Не владеет навыками работы с типовыми средствами измерений с целью исследования основных параметров и характеристик устройств интегральной электроники	Уверенно владеет навыками работы с типовыми средствами измерений с целью исследования основных параметров и характеристик устройств интегральной электроники

ОПК-7- способностью учитывать современные тенденции развития электроники, измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности:

Экзамен

Этап (уровень) освоения компетенции	Планируемые результаты обучения (показатели достижения заданного уровня освоения компетенций)	Критерии оценивания результатов обучения			
		2 («Не удовлетворительно»)	3 («Удовлетворительно»)	4 («Хорошо»)	5 («Отлично»)
Первый	Знать методы	Имеет	Имеет	Показывает	Уверенно

этап	анализа и синтеза электронных схем на основе аналоговой и цифровой элементной базы с учетом современной тенденции развития электроники, измерительной и вычислительной техники, информационных технологий	фрагментарные знания по методам анализа и синтеза электронных схем на основе аналоговой и цифровой элементной базы с учетом современной тенденции развития электроники, измерительной и вычислительной техники, информационных технологий	определенные знания по методам анализа и синтеза электронных схем на основе аналоговой и цифровой элементной базы, но без учета современной тенденции развития электроники измерительной и вычислительной техники, информационных технологий	достаточно уверенные знания методов анализа и синтеза электронных схем на основе аналоговой и цифровой элементной базы с учетом современной тенденции развития электроники измерительной и вычислительной техники, информационных технологий	знает методы анализа и синтеза электронных схем на основе аналоговой и цифровой элементной базы с учетом современной тенденции развития электроники измерительной и вычислительной техники, информационных технологий.
Второй этап	Уметь учитывать современные тенденции развития электроники, измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности	Не умеет учитывать современные тенденции развития электроники, измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности	Проявляет некоторые умения по учету современных тенденции развития электроники измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности	Умеет учитывать современные тенденции развития электроники измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности	Уверенно умеет учитывать современные тенденции развития электроники, измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности
Третий этап	Владеть способностью строить простейшие физические и	Не способен строить простейшие физические и	Способен работать с различными средствами	Владеет способностью строить простейшие	Владеет способностью строить простейшие

	математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стандартные программные средства их компьютерного моделирования	математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники,	измерений параметров полупроводниковых приборов; владеет некоторыми навыками экспериментального исследования с целью создания новых перспективных средств электроники	физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники	физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стандартные программные средства их компьютерного моделирования
--	--	---	---	---	---

### Зачет

Этап (уровень) освоения компетенции	Планируемые результаты обучения (показатели достижения заданного уровня освоения компетенций)	Критерии оценивания результатов обучения	
		Незачтено	Зачтено
Первый этап	Знать методы анализа и синтеза электронных схем на основе аналоговой и цифровой элементной базы с учетом современной тенденции развития электроники, измерительной и вычислительной техники, информационных технологий	Имеет только определенные знания по методам анализа и синтеза электронных схем на основе аналоговой и цифровой элементной базы, но без учета современной тенденции развития электроники, измерительной и вычислительной техники, информационных технологий	Показывает достаточно уверенные знания методов анализа и синтеза электронных схем на основе аналоговой и цифровой элементной базы с учетом современной тенденции развития электроники, измерительной и вычислительной техники, информационных технологий

Второй этап	Уметь учитывать современные тенденции развития электроники, измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности	Не умеет учитывать современные тенденции развития электроники, измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности	Умеет учитывать современные тенденции развития электроники измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности
Третий этап	Владеть способностью строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стандартные программные средства их компьютерного моделирования	Не способен строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники,	Владеет способностью строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стандартные программные средства их компьютерного моделирования

ПК-1-способностью строить простейшие физические и математические модели приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения, а также использовать стандартные программные средства их компьютерного моделирования:

#### Экзамен

Этап (уровень) освоения компетенции	Планируемые результаты обучения (показатели достижения заданного уровня освоения компетенций)	Критерии оценивания результатов обучения			
		2 («Не удовлетворительно»)	3 («Удовлетворительно»)	4 («Хорошо»)	5 («Отлично»)
Первый этап	Знать основные технические параметры, эксплуатационные характеристики и области применения основных устройств	Имеет фрагментарные знания по основным техническим параметрам, эксплуатаци-	Имеет определенные знания по основным техническим параметрам, но не имеет	Показывает достаточно уверенные знания по основным техническим параметрам,	Показывает уверенные знания по основным техническим параметрам, эксплуатаци

	и функциональных узлов интегральной электроники.	онным характеристикам и областям применения основных устройств и функциональных узлов интегральной электроники.;	знаний по эксплуатационным характеристикам и областям применения основных устройств и функциональных узлов интегральной электроники	эксплуатационным характеристикам и областям применения основных устройств и функциональных узлов интегральной электроники	ионным характеристикам и областям применения основных устройств и функциональных узлов интегральной электроники
Второй этап	Умение применять методы расчета параметров и характеристик, моделирования и проектирования различных узлов интегральной электроники;	Умеет фрагментарно проводить расчет параметров и характеристик, моделирования и проектирования различных узлов интегральной электроники;	Уверенно проводит расчет параметров и характеристик, но не умеет моделировать и проектировать различные узлы интегральной электроники	Уверенно проводит расчет параметров и характеристик, умеет моделировать и проектировать различные узлы интегральной электроники	Уверенно проводит расчет параметров и характеристик моделирования и проектирования различных узлов интегральной электроники
Третий этап	Владеть способностью строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стандартные программные средства их компьютерного моделирования	Не способен строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стандартные программные средства их	Способен строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники но не способен использовать стандартные	Владеет способностью строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, умеет использовать	Владеет способностью строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стан-

		компьютерного моделирования	программные средства их компьютерного моделирования	некоторые программные средства их компьютерного моделирования	дартные программные средства их компьютерного моделирования
--	--	-----------------------------	---	---	---

Зачет

Этап (уровень) освоения компетенции	Планируемые результаты обучения (показатели достижения заданного уровня освоения компетенций)	Критерии оценивания результатов обучения	
		Незачтено	Зачтено
Первый этап	Знать основные технические параметры, эксплуатационные характеристики и области применения основных устройств и функциональных узлов интегральной электроники.	Имеет только определенные знания по основным техническим параметрам, но не имеет знаний по эксплуатационным характеристикам и областям применения основных устройств и функциональных узлов интегральной электроники	Показывает достаточно уверенные знания по основным техническим параметрам, эксплуатационным характеристикам и областям применения основных устройств и функциональных узлов интегральной электроники
Второй этап	Умение применять методы расчета параметров и характеристик, моделирования и проектирования различных узлов интегральной электроники;	Умеет проводить расчет параметров и характеристик, но не умеет моделировать и проектировать различные узлы интегральной электроники	Уверенно проводит расчет параметров и характеристик, умеет моделировать и проектировать различные узлы интегральной электроники
Третий этап	Владеть способностью строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стандартные программ-	Не способен строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, не способен использовать стандартные программные средства их компьютерного моделирования	Владеет способностью строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стандартные программные средства их компьютерного моделирования

	ные средства их компьютерного моделирования.		
--	--	--	--

ПК-2- способностью аргументировано выбрать и реализовывать на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения:

#### Экзамен

Этап (уровень) освоения компетенции	Планируемые результаты обучения (показатели достижения заданного уровня освоения компетенций)	Критерии оценивания результатов обучения			
		2 («Не удовлетворительно»)	3 («Удовлетворительно»)	4 («Хорошо»)	5 («Отлично»)
Первый этап	Знать методику экспериментального исследования параметров и характеристик приборов и устройств аналоговой электроники различного функционального назначения	Имеет только фрагментарные знания по методике экспериментального исследования параметров и характеристик приборов и устройств аналоговой электроники различного функционального назначения	Имеет некоторые знания по методике экспериментального исследования параметров и характеристик приборов и устройств аналоговой электроники различного функционального назначения	Показывает достаточно уверенные знания по методике экспериментального исследования параметров и характеристик приборов и устройств аналоговой электроники различного назначения	Уверенно знает методику экспериментального исследования параметров и характеристик приборов и устройств аналоговой электроники различного функционального назначения.
Второй этап	Уметь аргументированно выбирать методику экспериментального исследования параметров и характеристик устройств аналоговой и цифровой электроники	Не умеет выбирать методику экспериментального исследования параметров и характеристик устройств аналоговой и цифровой электроники.	Показывает некоторые умения по выбору методики экспериментального исследования параметров и характеристик устройств аналоговой и цифровой электроники	Умеет выбирать методику экспериментального исследования параметров и характеристик устройств аналоговой и цифровой электроники	Умеет аргументированно выбирать методику экспериментального исследования параметров и характеристик устройств аналоговой и цифровой электроники



Третий этап	Владеть навыками составления и оформления отчётов по результатам практического применения и внедрению результатов исследований	Не способен составлять и оформлять отчёты по результатам практического применения и внедрению результатов исследований	Владеет некоторыми навыками составления и оформления отчётов по результатам практического применения и внедрению результатов исследований	Владеет некоторыми навыками составления и оформления отчётов по результатам практического применения и внедрению результатов исследований	Уверенно владеет навыками составления и оформления отчётов по результатам практического применения и внедрению результатов исследований
-------------	--	--	---	---	---

### Зачет

Этап (уровень) освоения компетенции	Планируемые результаты обучения (показатели достижения заданного уровня освоения компетенций)	Критерии оценивания результатов обучения	
		Незачтено	Зачтено
Первый этап	Знать методику экспериментального исследования параметров и характеристик приборов и устройств аналоговой электроники различного функционального назначения	Имеет только некоторые знания по методике экспериментального исследования параметров и характеристик приборов и устройств аналоговой электроники различного функционального назначения	Показывает достаточно уверенные знания по методике экспериментального исследования параметров и характеристик приборов и устройств аналоговой электроники различного назначения
Второй этап	Уметь аргументированно выбирать методику экспериментального исследования параметров и характеристик устройств аналоговой и цифровой электроники	Показывает только некоторые умения по выбору методики экспериментального исследования параметров и характеристик устройств аналоговой и цифровой электроники	Умеет аргументированно выбирать методику экспериментального исследования параметров и характеристик устройств аналоговой и цифровой электроники
Третий этап	Владеть навыками составления и	Владеет некоторыми навыками составления и	Уверенно владеет навыками составления и

	оформления отчётов по результатам практического применения и внедрению результатов исследований	оформления отчётов по результатам практического применения и внедрению результатов исследований	оформления отчётов по результатам практического применения и внедрению результатов исследований
--	---	---	---

Показатели сформированности компетенции:

Критериями оценивания являются баллы, которые выставляются преподавателем за виды деятельности (оценочные средства) по итогам изучения модулей (разделов дисциплины), перечисленных в рейтинг-плане дисциплины (*для экзамена*: текущий контроль – максимум 40 баллов; рубежный контроль – максимум 30 баллов, поощрительные баллы – максимум 10; *для зачета*: текущий контроль – максимум 50 баллов; рубежный контроль – максимум 50 баллов, поощрительные баллы – максимум 10).

Шкала оценивания *для экзамена*:

от 45 до 59 баллов – «удовлетворительно»;  
от 60 до 79 баллов – «хорошо»;  
от 80 баллов – «отлично».

Шкала оценивания *для зачета*:

до 59 баллов – не зачтено;  
от 60 баллов и выше – зачтено.

**4.2. Типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и опыта деятельности, характеризующих этапы формирования компетенций в процессе освоения образовательной программы. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и опыта деятельности, характеризующих этапы формирования компетенций**

Этапы освоения	Результаты обучения	Компетенция	Оценочные средства
1-й этап Знания	1. Знать основные приемы обработки и представления экспериментальных данных	ОПК-5	контрольная работа; тестирование; выполнение и защита отчетов по лабораторным работам; зачет, экзамен
	2. Знать методы анализа и синтеза электронных схем на основе аналоговой и цифровой элементной базы с учетом современной тенденции развития электроники,	ОПК-7	контрольная работа; тестирование; выполнение и защита отчетов по лабораторным работам; зачет, экзамен

	измерительной и вычислительной техники, информационных технологий.		
	3. Знать основные технические параметры, эксплуатационные характеристики и области применения основных устройств и функциональных узлов интегральной электроники.	ПК-1	контрольная работа; тестирование; выполнение и защита отчетов по лабораторным работам; зачет, экзамен
	4. Знать методику экспериментального исследования параметров и характеристик приборов и устройств аналоговой электроники различного функционального назначения.	ПК-2	контрольная работа; тестирование; выполнение и защита отчетов по лабораторным работам; зачет, экзамен
2-й этап Умения	1. Уметь сформулировать основные этапы техпроцессов создания полупроводниковых интегральных схем;	ОПК-5	тестирование; выполнение и защита отчетов по лабораторным работам; зачет, экзамен, курсовая работа
	2. Уметь учитывать современные тенденции развития электроники, измерительной и вычислительной техники, информационных технологий в своей профессиональной деятельности;	ОПК-7	тестирование; выполнение и защита отчетов по лабораторным работам; зачет, экзамен, курсовая работа
	3. Умение применять методы расчета параметров и характеристик, моделирования и проектирования различных узлов интегральной электроники;	ПК-1	тестирование; выполнение и защита отчетов по лабораторным работам; зачет, экзамен, курсовая работа
	4. Уметь аргументировано выбирать методику экспериментального исследования параметров и характеристик устройств	ПК-2	тестирование; выполнение и защита отчетов по лабораторным работам; зачет, экзамен, курсовая работа

	аналоговой и цифровой электроники		работа
3-й этап Владеть навыками	1. Владеть навыками работы с типовыми средствами измерений с целью исследования основных параметров и характеристик устройств интегральной электроники;	ОПК-5	тестирование; выполнение и защита отчетов по лабораторным работам; зачет, экзамен, курсовая работа
	2. Владеть способностью строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стандартные программ-ные средства их компьютерного моделирования	ОПК-7	тестирование; выполнение и защита отчетов по лабораторным работам; зачет, экзамен, курсовая работа
	3. Владеть способностью строить простейшие физические и математические модели устройств и установок электроники различного функционального назначения на базе интегральной электроники, а также использовать стандартные программ-ные средства их компьютерного моделирования	ПК-1	тестирование; выполнение и защита отчетов по лабораторным работам; зачет, экзамен, курсовая работа
	4. Владеть навыками составления и оформления отчётов по результатам практического применения и внедрению результатов исследований	ПК-2	тестирование; выполнение и защита отчетов по лабораторным работам; зачет, экзамен, курсовая работа

#### **4.3. Рейтинг-план дисциплины (при необходимости)**

Рейтинг–план дисциплины представлен в приложении №2.

**Экзаменационные билеты**  
Примерные вопросы для экзамена:

## 8 Семестр

1. Функции алгебры логики. Логическая функция и логические элементы. Таблицы истинности.
2. Законы и аксиомы алгебры логики.
3. Минимизация логических функций, алгебраический метод.
4. Минимизация логических функций, таблицы Карно.
5. Представление логических функций в виде СДНФ и СКНФ.
6. Базовые схемы элементов ТТЛ и ТТЛШ логики, достоинства и недостатки
7. МДП и КМДП логика, достоинства и недостатки.
8. Базовые схемы И<sup>2</sup>Л и ЭСЛ логик.
9. Комбинационные схемы цифровых интегральных схем. Полусумматор, полный сумматор и многоразрядные сумматоры.
10. Сумматоры с последовательным и параллельным переносом.
11. Применение сумматоров для вычитания многоразрядных двоичных чисел.
12. Шифратор и дешифратор.
13. Мультиплексор и демультиплексор.
14. Цифровой компаратор.
15. Последовательностные цифровые схемы. Асинхронные RS- триггеры с прямыми входами, таблицы переходов и временные диаграммы.
16. Асинхронные RS- триггеры с инверсными входами, таблицы переходов и временные диаграммы.
17. Синхронные RS-триггеры, таблицы переходов, временные диаграммы.
18. D- триггеры. Двухступенчатый триггер. Таблицы переходов, временные диаграммы.
19. JK- триггеры. Счетный триггер, таблицы переходов, временные диаграммы.
20. Регистры памяти и сдвига.
21. Двоичные счетчики с последовательным и параллельным переносом ,
22. Десятичные счетчики.
23. Вычитающие и реверсивные счетчики.
24. ОЗУ, статическая и динамическая память.
25. ПЗУ, масочные, программируемые и репрограммируемые.
26. Цифро-аналоговые преобразователи.
27. Аналого-цифровые преобразователи.

Образец экзаменационного билета приведен в приложении №3.

Перевод оценки из 100-балльной в четырехбалльную производится следующим образом:

- отлично – от 80 до 110 баллов (включая 10 поощрительных баллов);
- хорошо – от 60 до 79 баллов;
- удовлетворительно – от 45 до 59 баллов;
- неудовлетворительно – менее 45 баллов.

### **Критерии экзаменационной оценки (в баллах):**

- **25-30 баллов** выставляется студенту, если студент дал полные, развернутые ответы на все теоретические вопросы билета, продемонстрировал знание зонной теории полупроводников и кинетические явления и эффекты в них, хорошо разбирается в контактных явлениях и работе основных полупроводниковых приборов, умение применять теоретические знания при выполнении практических заданий. Студент без затруднений ответил на все дополнительные вопросы.

- **17-24 баллов** выставляется студенту, если студент раскрыл в основном

теоретические вопросы, однако допущены неточности в определении основных понятий. При ответе на дополнительные вопросы допущены небольшие неточности.

- **10-16** баллов выставляется студенту, если при ответе на теоретические вопросы студентом допущено несколько существенных ошибок в толковании основных понятий теории полупроводников. Логика и полнота ответа страдают заметными изъянами. Заметны пробелы в знании основных методов. Теоретические вопросы в целом изложены достаточно, но с пропусками материала. Имеются принципиальные ошибки в логике построения ответа на вопрос.

- **1-10** баллов выставляется студенту, если ответ на теоретические вопросы свидетельствует о непонимании и крайне неполном знании основных понятий и методов. Обнаруживается отсутствие навыков применения теоретических знаний при выполнении практических заданий. Студент не смог ответить ни на один дополнительный вопрос.

### **Контрольная работа**

Студенты по данному курсу выполняют две контрольные работы.

Пример варианта контрольной работы приведен в приложении №4.

### **Критерии оценки в баллах выполнения первой контрольной работы**

- Контрольная работа хорошо оформлена, своевременно представлена на проверку, полностью соответствует требованиям, предъявляемым к содержанию и ее оформлению, расчеты все выполнены правильно и проведен анализ полученных результатов 10 баллов

- Контрольная работа хорошо оформлена, своевременно представлена на проверку, полностью соответствует требованиям, предъявляемым к содержанию и ее оформлению, однако в расчетах допущены некоторые ошибки и не проведен анализ полученных результатов 6 баллов

- Контрольная работа оформлена не в соответствии с требованиями, своевременно представлена на проверку, расчеты выполнены с техническими ошибками и не проведен анализ полученных результатов 4 баллов

- Контрольная работа оформлена не в соответствии с требованиями, представлена на проверку несвоевременно, расчеты выполнены с техническими ошибками, не выполнены все пункты задания и не проведен анализ полученных результатов 2 балла

- - Контрольная работа не представлена на проверку 0 баллов

### **Критерии оценки в баллах выполнения второй контрольной работы**

- Контрольная работа хорошо оформлена, своевременно представлена на проверку, полностью соответствует требованиям, предъявляемым к содержанию и ее оформлению, расчеты все выполнены правильно и проведен анализ полученных результатов 15 баллов

- Контрольная работа хорошо оформлена, своевременно представлена на проверку, полностью соответствует требованиям, предъявляемым к содержанию и ее оформлению, однако в расчетах допущены некоторые ошибки и не проведен анализ полученных результатов 10 баллов

- Контрольная работа оформлена не в соответствии с требованиями, своевременно представлена на проверку, расчеты выполнены с техническими ошибками и не проведен анализ полученных результатов 6 баллов

- Контрольная работа оформлена не в соответствии с требованиями, представлена на проверку несвоевременно, расчеты выполнены с техническими ошибками, не выполнены все пункты задания и не проведен анализ полученных результатов 3 балла

- - Контрольная работа не представлена на проверку 0 баллов

### Комплект тестов (тестовых заданий)

Студенты по данному курсу выполняют три тестовых задания.

Пример тестовых вопросов приведен в приложении №5.

**Критерии оценки тестовых заданий (в баллах):** за каждый правильный ответ- 1 балл

### Перечень лабораторных работ

1. Исследование характеристик инвертирующего и неинвертирующего усилителей.
  2. Исследование характеристик дифференциального усилителя.
  3. Исследование работы интегрирующего и дифференцирующего усилителей.
  4. Исследование работы фильтров электрических колебаний на ОУ.
  5. Исследование работы выпрямителей на ОУ.
1. Исследование базовых функциональных схем на логических элементах.
  2. Исследование работы триггеров.
  3. Исследование четырехразрядного параллельного сумматора.
  4. Исследование работы параллельного и последовательного регистров.
  5. Исследование работы счетчиков электрических сигналов.

В каждом семестре студенты выполняют по 4-5 лабораторных работ, пишут отчет и его защищают.

Описания лабораторных работ выпущены через РИЦ БашГУ в виде учебно-методических пособий:

1. Аналоговые интегральные микросхемы. Методические указания к лабораторным работам. Составитель Гарифуллин Н.М. Уфа, РИЦ БашГУ, 2018. -46с. [В лаборатории электроники 321 ком. имеется 30 экз]
2. Цифровые интегральные микросхемы. Методические указания к лабораторным работам. Составитель Гарифуллин Н.М. Уфа, РИЦ БашГУ, 2018. -41с. [В лаборатории электроники 321 ком. имеется 30 экз] .

. Пример описания лабораторной работы приведен в приложении №6

### Критерии оценки (в баллах) отчетов по лабораторным работам

- |   |                  |
|---|------------------|
| - Лабораторная работа выполнена, приведен полностью правильно оформленный отчет, включающий правильные ответы на контрольные вопросы, правильно решенные задания и исчерпывающие верные рассуждения с прямым указанием наблюдаемых явлений и законов, проведена защита отчета | <i>10 баллов</i> |
| - Лабораторная работа выполнена, проведен правильно оформленный отчет, включающий правильные ответы на контрольные вопросы, но в решении заданий имеются один или несколько недостатков, но не проведена защита отчета  | <i>6 баллов</i>  |
| - Лабораторная работа выполнена, но нет правильно оформленного отчета   | <i>3 балла.</i>  |
| - Лабораторная работа не выполнена.   | <i>0 баллов</i>  |

## Участие в конференциях, публикация статей

### 1. Публикация статей – 5 баллов

Критерии	Оценка (в баллах)	
Тип работы	Реферативная работа	0,1
	Работа носит исследовательский характер	0,3
	Работа является исследованием	0,6
Использование известных данных и научных фактов	Не использует никаких данных	0
	Автор использовал известные данные	0,4
	Использованы уникальные научные данные	0,6
Полнота цитируемой литературы, ссылка на ученых	Использован учебный материал	0,1
	Использованы специализированные издания	0,3
	Использованы интернет ресурсы	0,6
Актуальность работы	Изучение вопроса не является актуальным	0
	Представленная работа привлекает интерес своей актуальностью	0,4
	Работа содержит научный характер	0,6
Степень новизны полученных результатов	Работа не содержит ничего нового	0
	В работе доказан уже установленный факт	0,4
	В работе получены новые данные	0,6

### 2. Участие в конференции- 5 баллов

### 5. Учебно-методическое и информационное обеспечение дисциплины

#### 5.1.Перечень основной и дополнительной учебной литературы, необходимой для освоения дисциплины

##### Основная литература:

1. Аналоговая и цифровая электроника : учеб. для вузов / Ю. Ф. Опадчий, О. П. Глудкин, А. И. Гуров .— М. : Радио и связь, 1996 .— 768 с [В библиотеке БашГУ имеется 26 экз]
2. Основы микроэлектроники : уч. пособие для вузов / И. П. Степаненко .— 2-е изд. — М. : Лаборатория Базовых Знаний, 2001 .— 488 с. : ил. — (Технический университет) .— Библиогр.: с. 488 [В библиотеке БашГУ имеется 100 экз]

##### Дополнительная литература:

3. Ефимов И.Е., Козырь И.Я. Основы микроэлектроники Учебник. 3-е изд., стер. — СПб.: Издательство «Лань», 2008. — 384 с.: Доступ к тексту электронного издания возможен через Электронно-библиотечную систему издательства "Лань" .— ISBN 978-5-8114-0866-5 .— <URL:[http://e.lanbook.com/books/element.php?pl1\\_id=709](http://e.lanbook.com/books/element.php?pl1_id=709)>.
4. Лачин В.И., Савелов Н.С. Электроника. Учебное пособие. -Ростов н/Д: Феникс, 2005. – 704с [В библиотеке БашГУ имеется 2 экз]



**5.2. Перечень ресурсов информационно-телекоммуникационной сети "Интернет" и программного обеспечения, необходимых для освоения дисциплины**

1	Электронно-библиотечная система «ЭБ БашГУ»	Собственная электронная библиотека учебных и научных электронных изданий, которая включает издания преподавателей БашГУ	Авторизованный доступ по паролю из любой точки сети Интернет	Регистрация в Библиотеке БашГУ, дальнейший доступ из любой точки сети Интернет	<a href="https://elib.bashedu.ru/">https://elib.bashedu.ru/</a>
2	Электронно-библиотечная система «Университетская библиотека online»	Полнотекстовая БД учебных и научных электронных изданий	Авторизованный доступ по паролю из любой точки сети Интернет	Регистрация из сети БашГУ, дальнейший доступ из любой точки сети Интернет	<a href="http://www.biblioclub.ru/">http://www.biblioclub.ru/</a>
3	Электронно-библиотечная система издательства «Лань»	Полнотекстовая БД учебных и научных электронных изданий	Авторизованный доступ по паролю из любой точки сети Интернет	Регистрация из сети БашГУ, дальнейший доступ из любой точки сети Интернет	<a href="http://e.lanbook.com/">http://e.lanbook.com/</a>

**6. Материально-техническая база, необходимая для осуществления образовательного процесса по дисциплине**

Для проведения лекционных занятий используется аудиторный фонд физико-технического института.

<b>Наименование специализированных аудиторий, кабинетов, лабораторий</b>	<b>Вид занятий</b>	<b>Наименование оборудования, программного обеспечения</b>
<b>1</b>	<b>2</b>	<b>3</b>
1. Учебная аудитория для проведения занятий лекционного типа: аудитория 415 (физико-технический	Лекции	Доска, учебная мебель, проектор

корпус учебное)		
2. Учебная аудитория для проведения занятий лабораторного типа: аудитория №321 (физико-технический корпус учебное ).	Лабораторные работы	Учебная мебель, блок-питания НУ 3005 D-2, блок-питания НУ 3005 D-5, вольтметр ГЗ-118 , вольтметр ГЗ-118, генератор сигналов низкочастотный ГЗ-11211, генератор GFG8219A, милливольтметр ламповый ВЗ-13, монитор 15 «Samsung 550S», монитор 15 «Samsung 152V», монитор 15 «LG 575e, TCO»99, осциллограф С1-83, осциллограф С1-104, осциллограф GOS-620, осциллограф цифровой GDS-806S, персональный компьютер Lenovo ThinkCentre A70z Intel Pentium E 580, 320 Gb? 19” , принтер HP Laser Jet 1010, системный блок компьютера Intel P4-2.26, системный блок компьютера Intel P4-2.26, стенд ОАВТ
3. Помещения для самостоятельной работы: Читальный зал №2 (корпус физмата, 2 этаж)	Самостоятельная работа	Читальный зал № 2 Научный и учебный фонд, научная периодика, Wi-Fi доступ для мобильных устройств, неограниченный доступ к ЭБС и БД; количество посадочных мест -50.

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ  
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ  
«БАШКИРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»

**СОДЕРЖАНИЕ РАБОЧЕЙ ПРОГРАММЫ**

дисциплины Аналоговая и цифровая интегральная электроника на 7 и 8 семестрах  
очная форма обучения

Рабочую программу осуществляет:

Лекции: профессор кафедры инфокоммуникационных технологии и наноэлектроники, к.ф.-м.н., Гарифуллин Н.М.

Лабораторные занятия: профессор кафедры инфокоммуникационных технологии и наноэлектроники, к.ф.-м.н., Гарифуллин Н.М.

Вид работы	Объем дисциплины		
Общая трудоемкость дисциплины (ЗЕТ / часов)	9/324		
Учебных часов на контактную работу с преподавателем:	7 семестр	8 семестр	общее
лекций	92,2	79,2	181,2
практических/ семинарских	36	34	70
лабораторных	-	-	-
других (групповая, индивидуальная консультация и иные виды учебной деятельности, предусматривающие работу обучающихся с преподавателем) (ФКР)	54	44	98
Учебных часов на самостоятельную работу обучающихся (СР)	2,2	1,2	3,4
Учебных часов на подготовку к экзамену/зачету/дифференцированному зачету (Контроль)	52	66	118
Учебных часов на подготовку к экзамену/зачету/дифференцированному зачету (Контроль)	-	34,8	34,8

Формы контроля:                   зачет - 7 семестр, экзамен - 8 семестр,

7 семестр									
№ п/п	Тема и содержание	Форма изучения материалов (лекции, практические занятия, семинарские занятия, лабораторные работы, самостоятельная работа)				Основная и дополнительная литература рекомендуемая студентам	Задания по самостоятельной работе студентов с указанием литературы, номеров задач	Форма контроля самостоятельной работы студентов (коллоквиумы, контрольные работы, компьютерные тесты и т.п.)	
1	2	3	4	5	6	5	6	9	
<b>Модуль 1. Физико-технологические основы создания интегральных микросхем (7 семестр)</b>									
1	Введение. Основные понятия микроэлектроники. Классификация и параметры интегральных микросхем	1	0	0	2	[1]: §1.1-1.2, [3] глава 1	[3] глава 1		
2	Методы формирования тонких и толстых пленок. Подложки. Пленочные элементы микроэлектроники: резисторы, конденсаторы и индуктивности	3	0	0	2	[2]: §6.7-6.8, [1Д] [3]: §4.1-4.8. [3Д]: §2.2-2.7.	[1Д] [3]: §4.1-4.8.	Проведение тестирования.	
3	Методы формирования рисунка элементов схем. Метод свободной и контактной масок. Методы литографии. Достоинства и недостатки методов.	2	0	2	4	[2]: §6.11-6.12. [3Д]: §1.7-1.8.	[3Д]: §1.7-1.8. Выполнить отчет по лаб. работе	отчет к лаб. работе	
4	Полупроводниковые ИМС. Полупроводниковые подложки	2	0	0	4	[2]: §6.2-6.8. [3Д]: §.1.1-1.6	[3Д]: §.1.1-1.6	Проведение тест-опроса	

	и технология очистки их поверхности. Параметры и характеристики							
5	Технологический процесс изготовления полупроводниковых ИМС. Литографические процессы. Методы изоляции элементов в интегральных микросхемах	4	0	4	4	[2]: §7.1-7.2. [3Д]: §.1.1-1.8		Проведение тест-опроса
6	ИМС на основе биполярных транзисторов и МДП полевых транзисторов, достоинства и недостатки	2	0	0	2	[2]: §.7,3-7.10. [3]: §3.1-3.8.	[3]: §3.1-3.8. Выполнить отчет по лаб.работе	Защита отчета по лабораторной работе
7	Сборочные операции ИМС. Корпуса, требования к ним, установка кристалла в корпус, припайка выводов, герметизация корпуса	2	0	0	4	[2]: §6.10. [3]: §4.12. [3Д]: §3.1-3.6.	[3Д]: §3.1-3.6.	Итоговое тестирование
<b>Модуль 2. Аналоговые интегральные микросхемы</b>								
8	Аналоговые интегральные микросхемы, классификация, параметры и характеристики.	2	0	4	4	[1]: §5.1. [2]: §9.1. [5Д]: §1-2.	Выполнить отчет по лаб.работе	Защита отчета по лабораторной работе
9	Операционные усилители, Параметры и характеристики, структурная схема ОУ, работа входного и выходного каскадов. Условно-графические и цифро-буквенные обозначения.	4	0	8	4	[1]: §7.1-7.3. [5Д]: §1-2.	[5Д]: §1-2.	Выполнение отчета по лабораторной работе.

10	Базовые схемы включения ОУ – инвертирующий и неинвертирующий схемы. Применение ОУ как элемента аналоговой вычислительной техники	4	0	12	4	[1]: глава 8 [2Д]: §2.5 [4Д]: §3.1-3.3.	Выполнить отчет по лаб.работе	Защита отчета по лабораторной работе.
11	Расширение рабочих параметров ОУ. Коррекция АЧХ ОУ. Источники тока на базе ОУ. Аналоговые компараторы	2	0	0	6	[1]: §8.15, §9.1-9.4 [2]: §9.10-9.11 [2Д]: §2.6 [4Д]: §3.4.	[2Д]: §2.6 [4Д]: §3.4. Подготовка к тестированию	Тестирование
12	Генераторы электрических колебаний на базе ОУ. Релаксационные генераторы – мультивибраторы. Генераторы гармонических колебаний	4	0	8	4	[1]: §11.2-11.5, [4]: §3.4-3.5 [2Д]: §2.9	[2Д]: §2.9 Подготовка к контр.работе	Контрольная работа
13.	Выпрямители электрических колебаний. Амплитудные выпрямители. Ограничители напряжений. Схемы сравнения напряжений.	2	0	8	4	[1]: §13.2-13.6, [4]: §4.1-4.3 [2Д]: §2.10	Выполнить отчет по лаб.работе	Защита отчета по лабораторной работе.
14	Фильтры электрических колебаний на базе ОУ. ФНЧ, ФВЧ, полосовые и режекторные фильтры	2	0	8	4	[1]: §8.17, [4]: §3.3 [2Д]: §2.8		Итоговое тестирование
	<b>ИТОГО</b>	<b>36/</b>	<b>0</b>	<b>54</b>	<b>52</b>			
<b>(8 семестр)</b>								
<b>Модуль 1. Математический аппарат цифровой электроники</b>								

1	Цифровые интегральные микросхемы, параметры и характеристики. Логические элементы и функции. Правила и законы алгебры логики	4	0	8	8	[1]: главы 14-16, [4]: §5.1-5.4 [4Д]: §2.1	Решение задач	Проверка задач.
2	Представление функции в виде СДНФ и СКНФ. Минимизация логических функций. Алгебраический метод. Метод карт Карно					[1]: главы 14-16, [4]: §5.1-5.4 [4Д]: §2.1	Решение задач	Тестирование
3	Схемотехника базовых схем цифровой электроники: схемы ТТЛ и ТТЛШ логик, ЭСЛ логики, ИИЛ логики, МДП и КМДП логик, БиКМДП и МЭП логик.	6	0	8	10	[1]: глава 19 [2]: §10.2-10.5 [4Д]: §2.2-2.4	[4Д]: §2.2-2.4	Контрольная работа.
<b>Модуль 2. Цифровые интегральные схемы</b>								
4	Комбинационные цифровые интегральные микросхемы: сумматоры, шифратор и дешифратор, мультиплексор и демультиплексор, цифровой компаратор..	6	0	4	6	[1]: глава 8 [2Д]: §2.5 [4Д]: §3.1-3.3.	4Д]: §3.1-3.3.	Выполнение отчета по лабораторной работе.
5	Последовательностные цифровые интегральные микросхемы: триггеры, регистры, счетчики..	6	0	8	10	[1]: глава 8 [2Д]: §2.5 [4Д]: §3.5	[2Д]: §2.5 [4Д]: §3.5	Отчет по л/р Тестирование

6	Запоминающие устройства. Оперативные ЗУ – статические и динамические, Постоянные ЗУ – масочные, программируемые и перепрограммируемые.	6	0	0	10	[1]: глава 21 [2Д]: §3.6 [4Д]: Глава 6.		Выполнение отчета по лабораторной работе. Защита отчетов
7	Преобразователи – цифро-аналоговые ЦАП и аналого-цифровые АЦП. Классификация, структурные схемы и принципы их работы.	6	0	0	10	[1]: глава 23 [2Д]: §3.9.2-3.9.3 [4Д]: Глава 5.	[4Д]: Глава 5. Подготовка к тестированию	Итоговое тестирование
	<b>ИТОГО</b>	<b>34</b>	<b>0</b>	<b>44</b>	<b>66</b>			



## Рейтинг-план дисциплины

## Аналоговая и цифровая интегральная электроника

Направление 11.03.04 «Электроника и нанoeлектроника», профиль «Электронные приборы и устройства».

Курс 4, семестр седьмой

Виды учебной деятельности студентов	Балл за конкрет. задание	Число заданий	Баллы за время освоения модуля	
			Миним.	Максим.
<b>Модуль 1. Физико-технологические основы создания интегральных микросхем (7 семестр).</b>				
<b>Текущий контроль</b>				
1. Контрольная работа	10	1	0	10
<b>Рубежный контроль</b>				
1. Тестирование	1	25	0	25
<b>Модуль 2. Аналоговые интегральные микросхемы (7 семестр)</b>				
<b>Текущий контроль</b>				
1. Работа на лабораторных занятиях	2	4	0	8
2. Представление отчета по лаборат. работе	4	4	0	16
3. Защита отчетов по лаборатор. работе	4	4	0	16
<b>Рубежный контроль</b>				
1. Тестирование	25	1	0	25
<b>Поощрительные баллы</b>				
1. Участие в разработке компьютерного моделирования лабораторной работы			0	10
<b>Посещаемость</b> (баллы вычитаются из общей суммы набранных баллов)				
1. Непосещение лекционных занятий			0	-6
2. Непосещение лабораторных занятий			0	-10
<b>Итоговый контроль</b>				
Зачет			0	0

Курс 4, семестр восьмой:

Виды учебной деятельности студентов	Балл за конкрет. задание	Число заданий	Баллы за время освоения модуля	
			Миним.	Максим.
<b>Модуль 1. Математический аппарат цифровой электроники</b>				
<b>Текущий контроль</b>				
1. Решение задач	2	4	0	8
<b>Рубежный контроль</b>				
1. Тестирование	1	15	0	15
<b>Модуль 2. Цифровые интегральные микросхемы</b>				
<b>Текущий контроль</b>				

1. Работа на лабораторных занятиях	2	4	0	8
2. Представление отчета по лаборат. работе	4	4	0	8
3. Защита отчетов по лаборатор. работе	4	4	0	16
<b>Рубежный контроль</b>				
1. Контрольная работа	15	1	0	15
<b>Поощрительные баллы</b>				
1. Участие в разработке компьютерного моделирования лабораторной работы			0	10
<b>Посещаемость</b> (баллы вычитаются из общей суммы набранных баллов)				
1. Непосещение лекционных занятий			0	-6
2. Непосещение лабораторных занятий			0	-10
<b>Итоговый контроль</b>				
Экзамен			0	30

**Форма экзаменационного билета**

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ  
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ  
«БАШКИРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»

Физико-технический институт  
Кафедра инфокоммуникационных технологий и нанoeлектроники

ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ №1

**по дисциплине «Аналоговая и цифровая интегральная электроника»**

Направление 11.03.04 «Электроника и нанoeлектроника», профиль «Электронные приборы и устройства».

1. Пленочные элементы интегральных микросхем.
2. Последовательностные цифровые схемы. Асинхронные RS- триггеры, таблицы переходов.

Зав.кафедрой



/Р.Б.Салихов

## Пример контрольной работы

### Требования по оформлению контрольной работы

1. Контрольная работа выполняется на листах формата А4. Она должна быть аккуратно оформлена, разборчиво написана, желательно на компьютере. Страницы нумеруются. Оставляются поля шириной 2,5 см.
2. Графики и чертежи выполняются с соблюдением правил черчения и ГОСТ. Все графики, чертежи, рисунки и таблицы должны быть пронумерованы.
3. Расчетные формулы должны приводиться в тексте работы в редакторе формул с объяснением буквенных обозначений. Все числовые значения необходимо подставлять в формулы в основных единицах (вольт, ампер, ом, секунда и т. д.), либо указывать единицы измерения. Результаты расчета должны приводиться с указанием единицы измерения полученной величины.
4. Пояснения должны быть достаточно полными для описания выполняемых действий.
5. В конце работы должна быть перечислена литература.

### Контрольная работа №1

Контрольная работа №1 посвящена электрическому расчету цифровой схемы ТТЛ-логики. Требуется для двух комбинаций входных сигналов своего варианта:

- оценить потенциалы в точках, указанных на схеме ( А, В, С и т. д.);
- рассчитать все токи схемы и указать их направления;
- рассчитать мощности, которые рассеиваются на резисторах, и мощности потребляемой всей схемой;
- составить таблицу всех возможных логических состояний;
- написать логическое уравнение в форме СДНФ.

Результаты расчетов свести в таблицы. Примеры расчетов и таблиц будут даны ниже.

#### *Указания к выполнению контрольной работы*

Для успешного решения задачи необходимо сначала изучить принципы работы транзисторных ключей [4, с. 244-262] и логических элементов на биполярных транзисторах [1, с. 260-273], [2, с. 74-106], и [3, с. 264-268, 284-286] и [4, с. 348-363]. При решении задачи нужно учесть, что интегральные схемы ТТЛ изготавливаются из кремния. Транзисторы работают в режиме ключа. Эти обстоятельства позволяют использовать упрощенные модели вольт-амперных характеристик (ВАХ) диодов и транзисторов для расчетов токов и напряжений.

Приведем формулировки этих моделей.

Упрощенная модель ВАХ кремниевого *p-n* перехода (диода):

- если напряжение на *p-n* переходе обратное или прямое, но не превышает значения  $U_{пор}$ , то ток через *p-n* переход считается равным нулю;
- если через *p-n* переход протекает прямой ток, то напряжение на диоде принимаем равным  $U_{пор} = 0,7$  В.

Упрощенная модель кремниевого биполярного транзистора:

- если на каждом из двух *p-n* переходов транзистора действуют обратные напряжения или

прямые напряжения, не превышающие значения  $U_{пор}$ , то транзистор закрыт и все токи считаются равными нулю;

- если через эмиттерный переход протекает прямой ток, то напряжение база-эмиттер равно  $U_{пор} = 0,7 \text{ В}$ , транзистор открыт и может находиться в одном из двух режимов: активном или насыщения. Для уточнения режима вычисляют ток базы  $I_B$ , произведение  $\beta * I_B$  и максимально возможное значение тока коллектора насыщенного транзистора  $I_{КН}$ , затем проводят сравнение:

- если  $\beta * I_B < I_{КН}$ , то режим активный и

- если  $\beta * I_B > I_{КН}$ , то режим насыщения, где  $\beta$  – коэффициент усиления тока базы транзистора.

Будем считать, что ток коллектора в активном режиме не зависит от напряжения на переходе коллектор-база и равен  $I_K = \beta * I_B$  и напряжение на переходе коллектор-база в режиме насыщения равно 0,6В, тогда напряжение коллектор-эмиттер будет равно 0,1В.

При выполнении расчетов примем также:

- напряжение логического 0  $U^0 = 0,1 \text{ В}$ ,

- напряжение логической 1  $U^1 > 3 \text{ В}$ ,

- падение напряжения на диоде и эмиттерном переходе при прямом включении равно 0,7В,

- коэффициент передачи тока базы  $\beta = 50$ , а инверсный коэффициент передачи тока базы  $\beta_i = 0,05$ .

## Варианты заданий

Комбинации входных сигналов, для которых необходимо провести анализ, даны в таблице 1.

Таблица 1

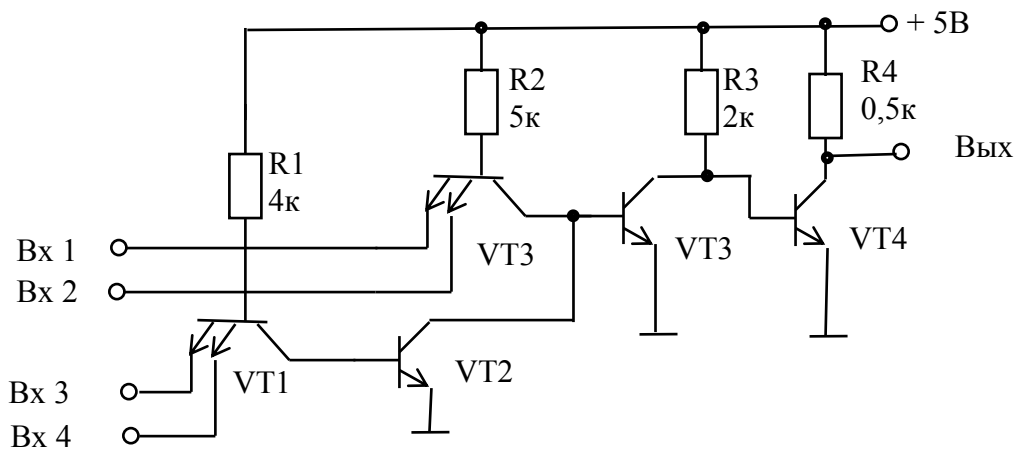
Последняя цифра номера студенческого билета	Логические состояния сигналов на входе схемы				Последняя цифра номера студенческого билета	Логические состояния сигналов на входе схемы			
	1	2	3	4		1	2	3	4
0	0	1	1	1	5	1	1	1	0
	0	0	1	0		1	0	1	0
1	1	1	0	1	6	0	1	0	1
	0	1	1	0		0	1	1	1
2	0	1	0	0	7	0	0	0	1
	1	0	0	1		0	1	1	1
3	0	1	1	1	8	1	0	0	1
	0	1	0	1		1	1	1	0
4	1	0	0	1	9	0	0	1	1
	0	0	1	1		1	1	1	0

## Пример электрического расчета цифровой схемы.

Схема логического элемента показана на рисунке 2. Значения сопротивлений и напряжение питания указаны на схеме. В виде прямоугольника показан следующий

логический элемент, вход которого является нагрузкой для нашего логического элемента. Требуется провести расчет токов через резисторы и выходного напряжения для логической комбинации входного сигнала 1101, а также описать принцип действия и составить таблицу истинности.

Определим величину тока через резистор R1. Рассмотрим все возможные пути, по которым может протекать этот ток. В схеме только один источник напряжения - источник питания +5 В. Поэтому все постоянные токи в схеме могут протекать только в одном направлении от шины +5 В к общей



шине.

Рис.2

На рисунке 3 выделена часть схемы, по которой может протекать ток, идущий через R1 (ток  $I_1$ ). Ток  $I_1$  протекает от шины +5 В через R1 и далее может течь от базы транзистора VT1 налево через эмиттерные переходы, источники сигнала на общую шину или направо через коллекторный переход, диод и эмиттерный переход транзистора VT2 к общей шине.

Для расчета потенциалов на электродах транзисторов VT1 и VT2, выделим часть схемы, содержащие эти транзисторы (рис.3)

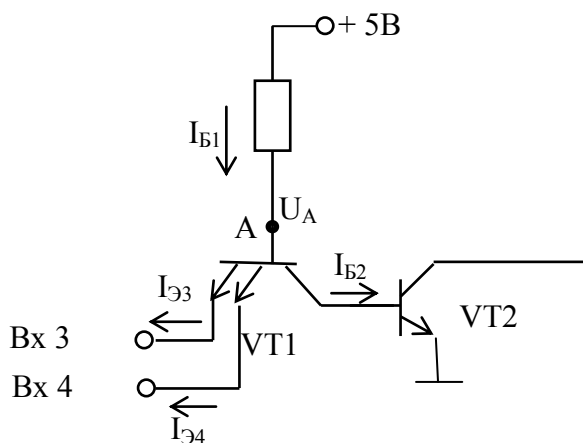


Рис.3.

Определим величину тока через резистор R1. Рассмотрим все возможные пути, по которым может протекать этот ток. В схеме только один источник напряжения - источник

питания +5 В. Поэтому все постоянные токи в схеме могут протекать только в одном направлении от шины +5 В к общей шине.

Через резистор R1 протекает ток  $I_{B1}$  от шины +5 В через R1 и далее может течь от базы транзистора VT1 налево через эмиттерные переходы, источники сигнала на общую шину и направо через коллекторный переход транзистора VT1 и переход база-эмиттер транзистора VT2 к общей шине.

На входах транзистора VT1 приложены Vx3 и Vx4, т.е. комбинации входных логических сигналов «01». Тогда, согласно принятым условиям,  $U_{BX4}=U^1>3$  В, а  $U_{BX3}=U^0=0,1$  В. Отсюда, ток протекает только через переход Б-Э3 ( $I_{Э3}$ ) транзистора VT1, так как на этом эмиттере потенциал ниже чем на базе и согласно предложенной выше модели напряжение на этом переходе равно 0,7 В. Следовательно, потенциал базы транзистора VT1 (точка А) равен  $U_A=U^0+U_{BЭ3}=0,1+0,7=0,8$ В. Заметим, что переход база-эмиттер Б-Э4 находится под обратным напряжением, так как потенциал базы (р-область) ниже, чем потенциал эмиттера (n-область) на величину  $0,8 - 3 = -2,2$ В. Поэтому через этот переход протекает только обратный ток, т.е.  $I_{Э4}$  практически равен 0.

Ток правой ветви при этом будет отсутствовать ( $I_{B2} = 0$ ), так как для того, чтобы он протекал в точке А, требуется потенциал равный  $U_{BK1}+U_{BЭ2} = 0,6+0,7 = 1,3$ В. Потенциал же точки А = 0,8В, что меньше чем 1,3В, следовательно, транзистор VT2 будет закрыт. Находим ток  $I_1$ .

$$I_1 = I_{B1} = (E - U_A) / R_1 = (5 - 0,8) / 4 \cdot 10^3 = 1,05 \text{ mA.} \quad (1)$$

Рассчитаем теперь ток через резистор R2. Для этого выделим часть схемы (рис.4). элементы которого определяют этот ток.

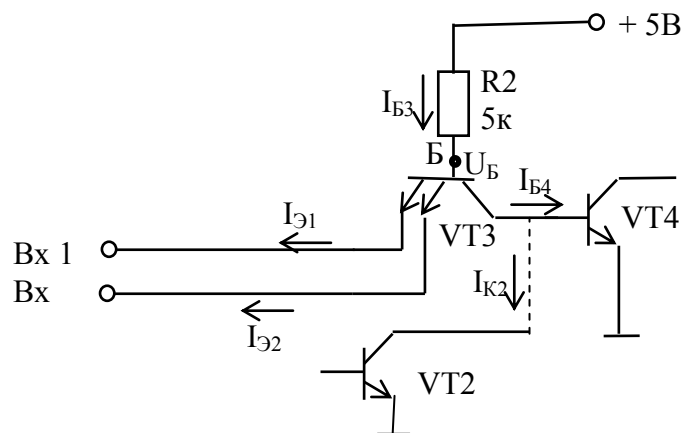


Рисунок 4.

На входах транзистора VT3 приложены Vx1 и Vx2, т.е. комбинации входных логических сигналов «11». Тогда, согласно принятым условиям,  $U_{BX1} = U_{BX2} = U^1>3$ В. Потенциал базы VT3 в точке Б будет определяться падением напряжения на переходе база-коллектор этого транзистора и падением напряжения на переходе база эмиттер транзистора VT4. Транзистор VT2 заперт (см. выше), ток  $I_{K2} = 0$  и он не влияет на распределение потенциалов. Таким образом, потенциал точки Б

$$U_B = U_{BK3} + U_{BЭ4} = 0,6 + 0,7 = 1,3 \text{ В.} \quad (2)$$

Это напряжение ниже, чем  $U_{BX1} = U_{BX2} = U^1>3$ В, поэтому оба эмиттерных перехода заперты и токи  $I_{Э1} = I_{Э2} = 0$ . Ток от точки Б потечет по правой ветви через переход Б-Э

транзистора VT4 и общей шиной и будет определять токи  $I_{B3}$  и  $I_{B4}$ . Величина тока через резистор R2:

$$I_2 = I_{B3} = (E - U_B) / R_2 = (5 - 1,3) / 5 \cdot 10^3 = 0,74 \text{ mA} \quad (3)$$

Хотя и транзистор VT3 и заперт, через эмиттерные переходы этого транзистора протекают обратные тепловые токи  $I_{\text{Э01}} = I_{\text{Э02}}$ . Эти токи можно рассчитать, умножая ток базы VT3 ( $I_2$ ) на инверсный коэффициент передачи тока  $\beta_1$ :

$$I_{\text{Э01}} = I_{\text{Э02}} = I_2 \cdot \beta_1 = 0,74 \cdot 0,05 = 0,037 \text{ mA}. \quad (4)$$

Так как обратные токи текут от эмиттера в базу транзистора, то в транзистор VT3 втекают три тока  $I_{\text{Э01}}$ ,  $I_{\text{Э02}}$  и  $I_2$ , а вытекает через коллекторный переход и попадает в базу транзистора VT4 только один ток  $I_{B4}$ . Применяя первое правило Кирхгофа, вычисляем ток базы VT4:

$$I_{B4} = I_{\text{Э01}} + I_{\text{Э02}} + I_2 = 0,814 \text{ mA}. \quad (5)$$

Ток коллектора транзистора VT4 будет:  $I_{K4} = I_{B4} \cdot \beta = 0,814 \cdot 50 = 40,7 \text{ mA}$ , что заведомо выше максимально возможного значения тока насыщенного транзистора  $I_{\text{КН}} = E_K / R_3 = 5 / 2 \cdot 10^3 = 2,5 \text{ mA}$ . Можем, поэтому, заключить, что транзистор VT4 при комбинации входных сигналов «11» находится в состоянии насыщения.

Определим величину токов через резисторы R3 и R4. Для этого выделим часть схемы, определяющие токи через эти резисторы (рис.4)

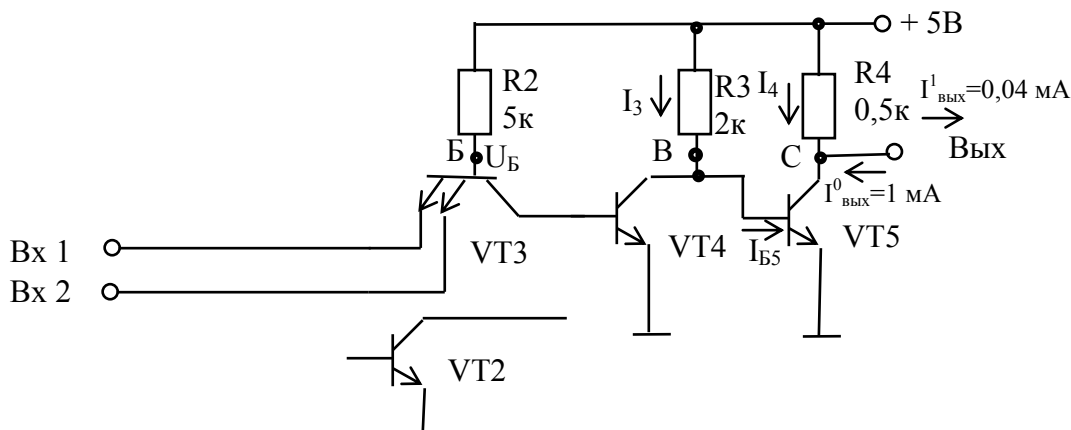


Рисунок 4.

При заданной логической комбинации 1101 транзистор VT2 закрыт (см.выше) и на работу схемы не влияет.

Для комбинаций на Вх1 и Вх2, соответствующие логике «11», как было показано выше, транзистор VT3 заперт, а транзистор VT4 открыт и насыщен (см.выше). Тогда согласно предложенной выше модели напряжение на переходе К-Э транзистора VT4 равно 0,1В и потенциал точки В

$$U_B = E - U_{\text{КЭ4}} = 5 - 0,1 = 4,9 \text{ В}. \quad (6)$$

На переходе Б-Э транзистора VT5 напряжение равно напряжению на переходе К-Э транзистора VT4, так как они соединены параллельно, и равно 0,1В, т.е. транзистор VT5 заперт и ток в цепи коллектора транзистора VT5 равен нулю. Находим ток  $I_3$ :



$$I_3 = U_B / R_3 = 4,9 / 2 \cdot 10^3 = 2,45 \text{ mA}. \quad (7)$$

Так как ток коллектора транзистора VT5 равен нулю, то через резистор R4 протекает только входной ток логического элемента нагрузки, равный по условию

$$I_4 = 0,04 \text{ mA}. \quad (8)$$

Тогда напряжение на выходе будет равно

$$U_{\text{ВЫХ}} = E - I_4 \cdot R_4 = 5 - 0,04 \cdot 10^{-3} \cdot 0,5 \cdot 10^3 = 4,98 \text{ В}.$$

Полученное напряжение  $U_{\text{ВЫХ}}$  близко к напряжению питания и соответствует уровню логической единицы.

Рассчитаем мощности, потребляемые микросхемой по формуле

$$P = E \cdot (I_1 + I_2 + I_3 + I_4).$$

Для комбинации «1101», воспользуясь расчетами (1), (3), (7) и (8), имеем:

$$P = 5 \cdot (1,05 + 0,74 + 2,45 + 0,04) \cdot 10^{-3} = 21,4 \text{ мВт}.$$

Результаты расчетов занесем в таблицу 2.

Для некоторых логических комбинации на входе схемы (например, 1110), можно показать, что выходной транзистор VT5 находится в насыщенном состоянии (на выходе логический 0) и потребляет большой ток  $I \sim E/R_4 = 10 \text{ mA}$  и рассеиваемая мощность составит

почти 50 мВт. Этот фактор необходимо учитывать при расчетах реальных ИМС.

Таблица 2-Значения токов и мощностей, полученных в результате расчетов.

Входная комбинация				Токи, мА				P <sub>ПОТ</sub> , мВт
Vx 1	Vx 2	Vx 3	Vx 4	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	I <sub>4</sub>	
1	1	0	1	1,05	0,74	2,45	0,04	21,4

Таблица 3. Мощности выделяемые на резисторах.

Ток, мА				Мощности на резисторах, мВт			
I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	I <sub>4</sub>	P <sub>R1</sub>	P <sub>R2</sub>	P <sub>R3</sub>	P <sub>R4</sub>
1,05	0,74	2,45	0,04	4,2	3,7	12	0,02

Составим таблицу истинности. В схеме 4 входа, поэтому возможны всего  $2^4 = 16$  комбинаций входных сигналов. Пронумеруем эти комбинации числами от 0 до 15 и запишем в таблицу 4.

Помня о том, что логической единице на входе соответствует уровень не менее 3В, а логическому нулю 0,1 В, проанализируем работу схемы. Сразу же поставим символ «0» в строке для комбинации «0110» и «1» для комбинации «1110», так как анализ для этих случаев уже проведен.

Заметим, что выходное напряжение будет иметь низкий уровень (логический нуль) во всех случаях, когда транзистор VT5 открыт, т. е. находится в режиме насыщения. Это имеет место, если транзистор VT4 закрыт, а это, в свою очередь, произойдет только тогда, когда транзисторы VT2 и VT3 или оба открыты или один из них открыт. Транзистор VT3 открыт, если хотя бы на одном из его входов будет логический «0». Транзистор VT2 будет открыт, если заперт транзистор VT1, т.е. на обоих его входах будет логическая «1». Таким образом, если на одном из входов Vx1 и Vx2 всем будет состояние логического «0» или на входах Vx3 и Vx4 одновременно будет логическая «1», то выходной сигнал соответствует логическому нулю. При других комбинациях на выходе будет логическая «1».

Таблица 4 - Таблица истинности для схемы, изображенной на рисунке 2.

Номер комбинации	Входн. комбин.				Вых	Номер комбинации	Входн. комбин.				Вых.
	Входы						Входы				
	1	2	3	4			1	2	3	4	
0	0	0	0	0	0	8	1	0	0	0	0
1	0	0	0	1	0	9	1	0	0	1	0
2	0	0	1	0	0	10	1	0	1	0	0
3	0	0	1	1	0	11	1	0	1	1	0
4	0	1	0	0	0	12	1	1	0	0	1
5	0	1	0	1	0	13	1	1	0	1	1
6	0	1	1	0	0	14	1	1	1	0	1
7	0	1	1	1	0	15	1	1	1	1	0

Из таблицы истинности видно, что если Вх1 и Вх2 имеют одновременно состояние логической «1» и на одном из входов Вх3 и Вх4 будет логический «0», то выходной сигнал соответствует логической «1».

Составим СДНФ. Из анализа таблицы 4 видно, что только в 12, 13 и 14 номерах комбинации логическое состояние выхода схемы равно 1, поэтому СДНФ будет содержать только три члена. Обозначим Вх1 через  $X_1$ , Вх2 –  $X_2$ , Вх3 –  $X_3$  и Вх4 –  $X_4$ , а Вых –  $Y$ . Тогда имеем:

$$Y = \sum_{i=0}^{15} Y_i m_i = X_1 X_2 \overline{X_3} \overline{X_4} + X_1 X_2 \overline{X_3} X_4 + X_1 X_2 X_3 \overline{X_4}.$$

**Комплект тестов (тестовых заданий)**  
**Критерии оценки тестовых заданий (в баллах):**  
за каждый правильный ответ- 1 балл

Примерные вопросы для тестового задания №1

**1. Основные недостатки формирования тонких пленок методом термического вакуумного напыления (указать наиболее полный перечень с недостатками):**

1. Неоднородность пленки по толщине; трудность формирования пленок тугоплавких материалов; невозможность получения пленок диэлектрических материалов; большая длительность процесса напыления; сложность технологического оборудования и его дороговизна.

2. Неоднородность пленки по толщине; трудность формирования пленок тугоплавких материалов; невозможность получения пленок диэлектрических материалов; большая длительность процесса напыления; сложности формирования пленок химических соединений.

3. Неоднородность пленки по толщине; трудность формирования пленок тугоплавких материалов; невозможность получения пленок диэлектрических материалов; сложности формирования пленок химических соединений.

**2. Для формирования пленок сложных химических соединений наиболее эффективным являются методы:**

1. Метод катодного распыления; взрывной метод; метод двух и более испарителей.

2. Метод катодного распыления; взрывной метод; метод двух и более испарителей; метод электронной бомбардировкой.

3. Метод катодного распыления; метод двух и более испарителей; метод электронной бомбардировкой.

**3. Микроэлектроника – это...**

1. Раздел электромагнетизма, включающий исследование, конструирование и производство ИМС и радио электронной аппаратуры на их основе

2. Раздел электроники, включающий исследование, конструирование и производство ИМС и радио электронной аппаратуры на их основе

3. Раздел механики, включающий исследование, конструирование и производство ИМС и радио электронной аппаратуры на их основе

4. Раздел квантовой физики, изучающий исследование, конструирование и производство ИМС и радио электронной аппаратуры на их основе

**4. Как называется часть микросхемы, реализующая функцию какого-либо электрорадиоэлемента, которая может быть выполнена как самостоятельное изделие**

1. Микросхемой; 2. Компонентом; 3. Узлом; 4. Элементом

**5. Степень интеграции  $K$  микросхемы определяется:**

1.  $K=2\lg N$ ; 2.  $K=\lg N$ ; 3.  $K=\log N$ ; 4.  $K=\ln N$ , где  $N$  – число элементов в интегральной микросхеме.

**6. Как называется процесс формирования отверстий в масках, создаваемых на поверхности полупроводниковой подложки, предназначенных для легирования и других операций?**

1. Эпитаксия; 2. Ионное легирование; 3. Литография; 4. Травление

**7. Микросхема, элементы которой выполнены в приповерхностном слое полупроводниковой подложки, называется...**

1. Пленочной; 2. Гибридной; 3. Полупроводниковой; 4. Проводниковой.

**8. Как называется устройство электроники, изготовленное на единой подложке в едином технологическом цикле, состоящее из большого числа элементов и выполняющее определенную функцию преобразования и обработки сигнала?**

1. Аналоговый преобразователь; 2. Запоминающее устройство;  
3. Интегральная микросхема; 4. Цифровой преобразователь.

**9. Интегральные микросхемы классифицируются на...**

1. Полупроводниковые, металлические и гибридные;  
2. Полупроводниковые, проводниковые и гибридные;  
3. Полупроводниковые, диэлектрические и гибридные;  
4. Полупроводниковые, пленочные и гибридные.

**10. Последовательность технологических операций подготовки кремниевой подложки для изготовления интегральной микросхемы состоит из:**

1. а) выращивания монокристаллических слитков кремния, б) резки слитков кремния на тонкие пластины, в) шлифовки и полировки поверхности подложки, г) химической очистки поверхности подложки, д) эпитаксиального наращивания слоя кремния на подложке;

2. а) выращивания монокристаллических слитков кремния, б) резки слитков кремния на тонкие пластины, в) эпитаксиального наращивания слоя кремния на подложке; г) шлифовки и полировки поверхности подложки, д) химической очистки поверхности подложки;

3. а) выращивания монокристаллических слитков кремния, б) резки слитков кремния на тонкие пластины, в) химической очистки поверхности подложки, г) эпитаксиального наращивания слоя кремния на подложке; д) шлифовки и полировки поверхности подложки.

**11. В современных микросхемах элементы схемы создаются:**

1. В приповерхностном слое монокристалла кремния;  
2. В аморфном слое кремния выращенного на поверхности монокристалла кремния;  
3. В эпитаксиальном слое кремния выращенного на поверхности монокристалла кремния;  
4. В поликристаллическом слое кремния выращенного на поверхности монокристалла кремния;

**12. Основные способы изоляции элементов в ИМС на биполярных транзисторах: (указать ответ с правильными способами)**

1. Обратно смещенным р-п переходом; прямо смещенным р-п переходом;

- диэлектриком.
2. Обратно смещенным р-п переходом; прямо смещенным р-п переходом; диэлектриком; комбинированным способом.
  3. Обратно смещенным р-п переходом; диэлектриком; комбинированным способом.

**13. Диффузионный резистор по сравнению с пленочным в ИМС:**

1. Обладает более высоким температурным коэффициентом сопротивления, занимает больший объем в полупроводниковом слое и меньшим классом точности.
2. Обладает низким температурным коэффициентом сопротивления, занимает больший объем в полупроводниковом слое и высоким классом точности.
3. Обладает более высоким температурным коэффициентом сопротивления, занимает малый объем в полупроводниковом слое и высоким классом точности.
4. Обладает более низким температурным коэффициентом сопротивления, занимает малый объем в полупроводниковом слое и высоким классом точности.

**14. Современные ИМС на полевых транзисторах по сравнению с ИМС на биполярных транзисторах обладают преимуществами (указать наиболее полный перечень):**

1. Более высокой температурной и временной стабильностью, высокой степенью интеграции, высокой технологичностью, возможностью создания пассивных элементов в едином технологическом цикле, не требуется изоляция элементов друг от друга;
2. Более высокой температурной и временной стабильностью, высокой технологичностью, возможностью создания пассивных элементов в едином технологическом цикле, не требуется изоляция элементов друг от друга, более высоким быстродействием, малым потреблением тока;
3. Более высокой температурной и временной стабильностью, высокой степенью интеграции, высокой технологичностью, не требуется изоляция элементов друг от друга, более высоким быстродействием, малым потреблением тока;
4. Более высокой температурной и временной стабильностью, высокой степенью интеграции, возможностью создания пассивных элементов в едином технологическом цикле, не требуется изоляция элементов друг от друга, более высоким быстродействием;

**15. Микроэлектроника – это...**

- a. раздел электромагнетизма, включающий исследование, конструирование и производство ИМС и радио электронной аппаратуры на их основе
- b. раздел электроники, включающий исследование, конструирование и производство ИМС и радио электронной аппаратуры на их основе
- c. раздел механики, включающий исследование, конструирование и производство ИМС и радио электронной аппаратуры на их основе
- d. раздел квантовой физики, изучающий исследование, конструирование и производство ИМС и радио электронной аппаратуры на их основе

**16. Как называется часть микросхемы, реализующая функцию какого-либо элемента радиодетали, которая может быть выполнена как самостоятельное изделие**

1. микросхемой
2. компонентом

3. узлом
4. элементом

**17. Как называется процесс формирования отверстий в масках, создаваемых на поверхности пластины, предназначенных для легирования и других операций?**

1. Эпитаксия
2. Ионное легирование
3. Литография
4. Травление

**18. На полупроводниковые, пленочные и гибридные классифицируются...**

1. триггеры
2. запоминающие устройства
3. интегральные схемы
4. дешифраторы

**19. Как называется микроэлектронное изделие, выполняющее определенную функцию преобразования, обработки сигнала и накопления информации и имеющее высокую плотность упаковки?**

1. Преобразователь
2. Аналоговый преобразователь
3. Запоминающее устройство
4. Интегральная микросхема

**20. Интегральные микросхемы, создаваемые на диэлектрической подложке в виде пленок на основе специальных паст, называются:**

1. Тонкопленочной
2. Толстопленочной
3. Полупроводниковой.

Примерные вопросы для тестового задания №2

**1. Как называется устройство, предназначенное для выполнения различных операций над аналоговыми величинами при работе в схеме с отрицательной обратной связью?**

1. Операционный усилитель
2. Аналогово-цифровой преобразователь
3. Цифро-аналоговый преобразователь
4. Комбинационный усилитель

**2. Операционный усилитель - это:**

1. Усилитель постоянного и переменного токов с полосой пропускания в несколько, с большим коэффициентом усиления, высоким входным и малым выходным сопротивлениями;
2. Усилитель только постоянного тока, с большим коэффициентом усиления, малым входным и высоким выходным сопротивлениями;
3. Усилитель постоянного и переменного токов с полосой пропускания в несколько МГц, с большим коэффициентом усиления, малым входным и высоким выходным сопротивлениями.

**3. На условно-графическом обозначении ОУ (см. рис.1) выводы называются:**

1. Входные выводы 2-неинвертирующий, 3- инвертирующий,

46

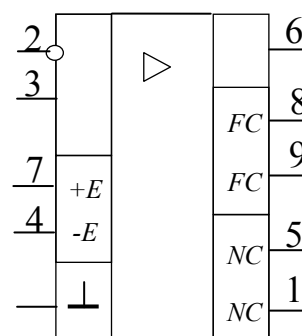


Рисунок 1

вывод 6 - выход,  $-E$  и  $+E$  - выводы питания,  $FC$  - выводы коррекции нуля,  $NC$  - выводы частотной коррекции;

2. Входные выводы 2-неинвертирующий, 3- инвертирующий, вывод 6 - выход,  $-E$  и  $+E$  - выводы питания,  $FC$  - выводы частотной коррекции,  $NC$  - выводы коррекции нуля;

3. Входные выводы 2-инвертирующий, 3- неинвертирующий, вывод 6 - выход,  $-E$  и  $+E$  - выводы питания,  $FC$  - выводы частотной коррекции,  $NC$  - выводы коррекции нуля;

4. Входные выводы 2 - инвертирующий, 3 - неинвертирующий, вывод 6 - выход,  $-E$  и  $+E$  - выводы питания,  $FC$  - выводы коррекции нуля,  $NC$  - выводы частотной коррекции;

**4. Дифференциальный коэффициент усиления реального операционного усилителя лежит в пределах:**

1. 10 – 100;
2. 100 – 1000;
3. 1000 -10000;
4. 10000 – 100000.

**5. Коэффициент подавления операционного усилителя показывает**

1. Во сколько раз коэффициент усиления синфазного сигнала больше антифазного;
2. Во сколько раз коэффициент усиления антифазного сигнала больше синфазного.

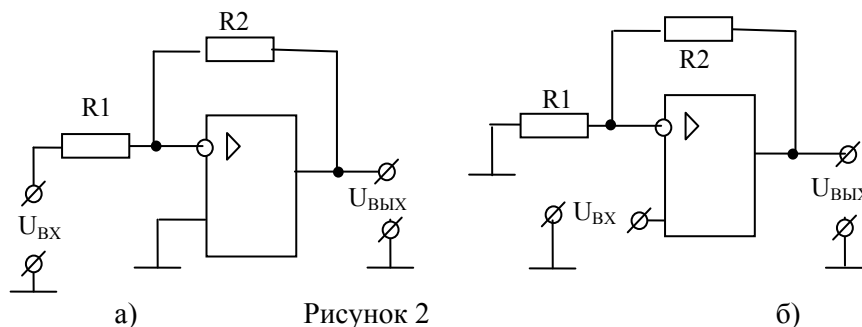
**6. Коэффициенты усиления инвертирующего  $K_{И}$  и неинвертирующего  $K_{Н}$  усилителей определяются:**

$$1. K_{И} = -\frac{R_2}{R_1}, K_{Н} = \frac{R_2}{R_1}; \quad 2. K_{И} = 1 + \frac{R_2}{R_1}, K_{Н} = \frac{R_2}{R_1}; \quad 3. K_{И} = -\frac{R_2}{R_1}, K_{Н} = 1 + \frac{R_2}{R_1};$$

где  $R_2$  – сопротивление отрицательной обратной связи.

**7. На рисунке 2 изображены усилители:**

1. а) – инвертирующий, б) – неинвертирующий;
2. а) – инвертирующий, б) – дифференциальный,
3. а) – дифференциальный, б) – неинвертирующий;
4. а) - неинвертирующий, б) – инвертирующий.



**8. На рисунке 3 изображены усилители:**

- a) – интегрирующий, б) – дифференцирующий;
- b) a) – интегрирующий, б) – инвертирующий;
- c) a) – инвертирующий, б) – дифференцирующий;
- d) a) – дифференцирующий, б) – интегрирующий.

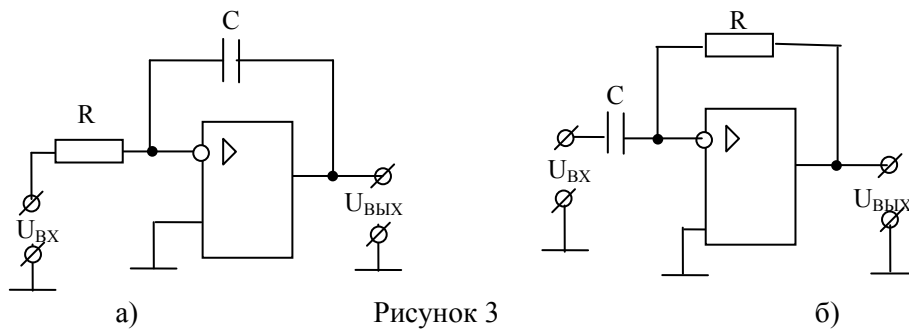


Рисунок 3

**9. Идеальным называется операционный усилитель со следующими параметрами:**

1. Коэффициент усиления  $K_D = \infty$ , коэффициент подавления  $K_{\Pi} = \infty$ , входное сопротивление  $R_{ВХ} = \infty$ , выходное сопротивление  $R_{ВЫХ} = \infty$ ;
2. Коэффициент усиления  $K_D = \infty$ , частотный диапазон  $\Delta f = 0 \dots \infty$ , входное сопротивление  $R_{ВХ} = \infty$ , выходное сопротивление  $R_{ВЫХ} = 0$ ;
3. Коэффициент усиления  $K_D = \infty$ , частотный диапазон  $\Delta f = 0 \dots \infty$ , входное сопротивление  $R_{ВХ} = 0$ , выходное сопротивление  $R_{ВЫХ} = \infty$ ;
4. Коэффициент усиления  $K_D = \infty$ , коэффициент подавления  $K_{\Pi} = \infty$ , входное сопротивление  $R_{ВХ} = \infty$ , выходное сопротивление  $R_{ВЫХ} = 0$ ;

**10. На рисунке 4 изображен:**

1. Фильтр низких частот второго порядка;
2. Фильтр верхних частот второго порядка;
3. Полосовой фильтр;
4. Режекторный фильтр.

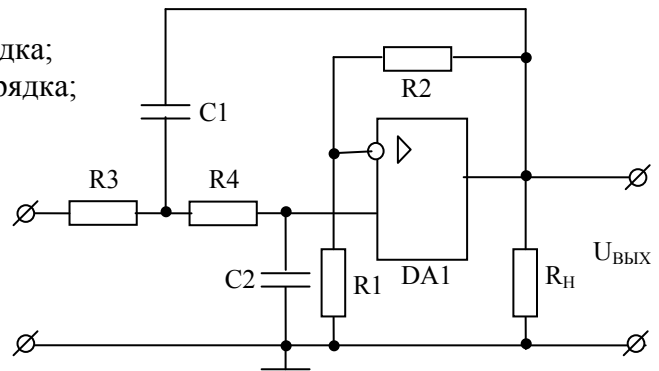


Рисунок 4

**1. Электронные схемы, выполняющие простейшие логические операции называются...**

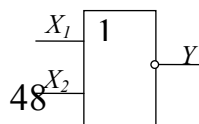
1. триггерами
2. мультиплексорами
3. логическими элементами
4. счетчиками

**2. Электронное устройство с двумя устойчивыми состояниями называется...**

1. логическим элементом
2. мультиплексором
3. триггером
4. счетчиком

**3. На рисунке 1 изображено условное обозначение логического элемента:**

1. НЕ
2. И





3. ИЛИ
4. ИЛИ-НЕ

рисунок 1

**4. Какие схемы называются логическими элементами?**

1. Схемы, запоминающие выходные сигналы от других элементов схемы
2. Электронные схемы, выполняющие усиление электрических сигналов
3. Схемы, выполняющие считывание информации
4. Электронные схемы, выполняющие простейшие логические операции

**5. Запоминающие устройства – это...**

1. устройства, состоящие из счетчиков и усилителя
2. устройства, состоящие из усилителя и накопителя
3. устройства, состоящие из двух основных частей: накопителя и схем управления
4. устройства, состоящие из счетчика и схем управления

**6. На рисунке 2 изображено условные обозначения логических элементов:**

1. НЕ, Исключающее ИЛИ, ИЛИ-НЕ, И-НЕ;
2. И, Исключающее ИЛИ, ИЛИ-НЕ, И-НЕ;
3. НЕ, И, ИЛИ-НЕ, И-НЕ;
4. НЕ, И, Исключающее ИЛИ, И-НЕ;
5. НЕ, Исключающее ИЛИ, ИЛИ-НЕ, И-НЕ;

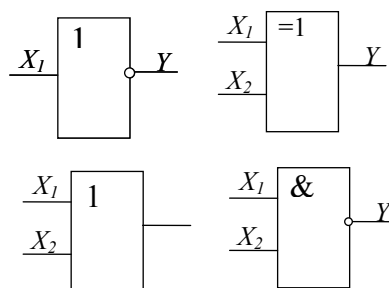


Рисунок 2

**7. На рисунке 3 приведена таблица истинности для логического элемента:**

1. НЕ,
2. Исключающее ИЛИ,
3. ИЛИ-НЕ,
4. И-НЕ,
5. ИЛИ.

$X_1$	$X_2$	$Y$
0	0	1
0	1	1
1	0	1
1	1	0

Рисунок 3

**8. На рисунке приведена таблица истинности для функции трех переменных. Логическая функция, составленная в форме СДНФ имеет вид:**

1.  $Y = X_1 \bar{X}_2 \bar{X}_3 + X_1 \bar{X}_2 X_3 + \bar{X}_1 \bar{X}_2 X_3$ ;
2.  $Y = X_1 \bar{X}_2 \bar{X}_3 + X_1 \bar{X}_2 X_3 + X_1 X_2 X_3$ ;
3.  $Y = X_1 \bar{X}_2 \bar{X}_3 + X_1 X_2 \bar{X}_3 + X_1 X_2 X_3$ ;
4.  $Y = X_1 \bar{X}_2 X_3 + X_1 \bar{X}_2 \bar{X}_3 + \bar{X}_1 X_2 X_3$ ;

№ строки	$X_1$	$X_2$	$X_3$	$Y$
1	0	0	0	0
2	0	0	1	0
3	0	1	0	0
4	0	1	1	0
5	1	0	0	1
6	1	0	1	0
7	1	1	0	1
8	1	1	1	1

Рисунок 4.

**9. Минимизированная логическая функция для таблицы истинности рисунка 4 имеет вид:**

1.  $Y = X_1(\bar{X}_3 + X_2)$ ; 2.  $Y = (X_1 + \bar{X}_3)X_2$ ; 3.  $Y = X_1(\bar{X}_3 + \bar{X}_2)$ ; 4.  $Y = X_1(\bar{X}_2 + X_3)$ ;

10. Минимизированная логическая функция для карты Карно рисунка 5 имеет вид:

1.  $Y = X_1 \bar{X}_3 X_4 + \bar{X}_1 X_2 X_4 + \bar{X}_2 X_3 \bar{X}_4;$
2.  $Y = X_2 \bar{X}_3 \bar{X}_4 + X_1 X_2 X_4 + X_1 \bar{X}_2 \bar{X}_4;$
3.  $Y = X_2 X_3 X_4 + \bar{X}_1 X_3 X_4 + \bar{X}_2 X_3 \bar{X}_4;$

$X_3 X_4$	$X_1 X_2$			
	00	01	11	10
00				1
01		1	1	
11			1	
10				1

Рисунок 5.

Приложение №6

### Пример лабораторной работы

#### Лабораторная работа № 1. Исследование характеристик инвертирующего и неинвертирующего усилителей

*Цель работы:* изучить и освоить принципы построения и работы инвертирующего и неинвертирующего усилителей на базе операционного усилителя, исследовать их параметры и характеристики.

#### Краткая теория

Схемы инвертирующего и неинвертирующего усилителей, показаны на рисунках 1.1,а и 1.1,б. В обеих схемах ОУ охвачен отрицательной обратной связью (ООС) по напряжению: на инвертирующий вход ОУ посредством сопротивления  $R_2$ , называемого сопротивлением обратной связи, подается часть выходного напряжения. Напряжение обратной связи создается на сопротивлении  $R_1$ . В случае инвертирующего усилителя (рис.1.1,а) входной сигнал и сигнал ООС суммируются с помощью резисторов  $R_1$  и  $R_2$ . Такая обратная связь называется параллельной.

Обратная связь, используемая в неинвертирующем усилителе (1.1,б), носит название последовательной: здесь дифференциальное входное напряжение ОУ образуется непосредственно как разность входного напряжения и напряжения обратной связи. Инвертирующий усилитель в отличие от неинвертирующего сдвигает входной и выходной сигналы по фазе на  $180^\circ$ .

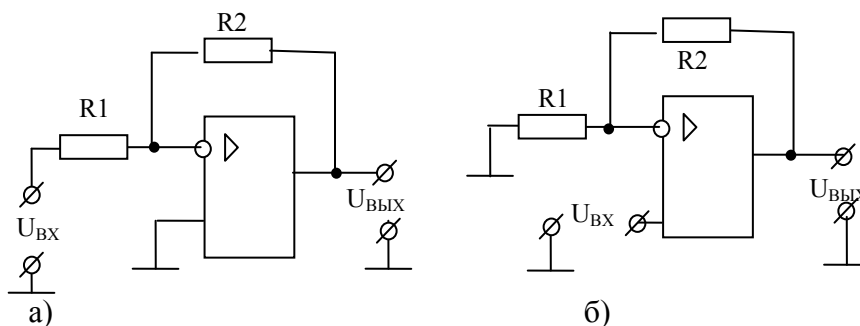


Рис.1.1. Схемы инвертирующего а) и неинвертирующего б) усилителей на базе ОУ

Коэффициенты обратной связи для обеих схем определяется одним выражением:

$$\beta = \frac{R_1}{R_1 + R_2} \quad (1.1)$$

Как известно, коэффициент усиления  $K$  усилителя, охваченного отрицательной обратной связью, определяется выражением:

$$K = \frac{K_D}{1 + \beta K_D} \quad (1.2)$$

где  $K_D$  – дифференциальный коэффициент усиления ОУ.

В неинвертирующем усилителе входное напряжение действует непосредственно на входе ОУ (рис.1.1,б), тогда используя (1.1) и (1.2) можно рассчитать коэффициент усиления неинвертирующего усилителя:

$$K_H = \frac{K_D}{1 + \beta K_D} = \frac{1}{\beta} \left( \frac{1}{\frac{1}{\beta K_D} + 1} \right) = \left( 1 + \frac{R_2}{R_1} \right) \left( \frac{1}{\frac{1}{\beta K_D} + 1} \right) \quad (1.3)$$

В инвертирующем же усилителе входное напряжение  $U_{BX}$  передается на инвертирующий вход ОУ через делитель напряжения  $R_1$  и  $R_2$  (рис.1.1,а) с коэффициентом деления

$$K_D = \frac{R_2}{R_1 + R_2} \quad (1.4)$$

поэтому коэффициент усиления инвертирующего усилителя  $K_H$  с учетом (1.1), (1.2) и (1.4):

$$K_H = -K_D \frac{K_D}{1 + \beta K_D} = \frac{K_D}{\beta} \left( \frac{1}{\frac{1}{\beta K_D} + 1} \right) = -\frac{R_2}{R_1} \left( \frac{1}{\frac{1}{\beta K_D} + 1} \right) \quad (1.5)$$

Так как в ОУ  $K_D \gg 1$  (см. справочные данные для ОУ), то  $1 / (K_D \beta) \ll 1$  и для коэффициентов усиления из (1.3) и (1.4) окончательно имеем:

$$K_H = 1 + \frac{R_2}{R_1} \quad (1.6)$$

и

$$K_D = -\frac{R_2}{R_1} \quad (1.7)$$

Знак минус перед дробью в (1.5) и (1.7) информирует об инверсии фазы выходного сигнала в инвертирующем усилителе.

Формулы (1.6) и (1.7) можно легко получить, применяя ко схемам усилителей первое и второе правила Кирхгофа и теорему об идеальном ОУ. Идеальным называется ОУ, который обладает следующими свойствами:

- бесконечно большим коэффициентом усиления, т.е.  $K_D \rightarrow \infty$ ;
- бесконечно большой полосой пропускания по частоте, т.е.  $\Delta f = 0 - \infty$ ;
- бесконечно большим входным сопротивлением, т.е.  $R_{BX} = \infty$  и
- нулевым выходным сопротивлением, т.е.  $R_{ВЫХ} = 0$ .. Кроме того, параметры идеального усилителя не должны изменяться от температуры и времени.

Отметим, что эти свойства даже теоретически полностью достигнуты быть не могут, но, как следует из справочных данных для ОУ, их параметры близки к идеальным. Действительно, как видно из справочных данных для реальных ОУ, их дифференциальный коэффициент усиления составляет  $10^4 \div 10^6$ , дифференциальное входное сопротивление более  $10^9$  Ом, выходное сопротивление 100 Ом, а граничная частота достигает 10-ки МГц.

Теорема об идеальном ОУ позволяет значительно упростить расчеты параметров и

характеристик схем на базе ОУ.

Рассмотрим схему инвертирующего усилителя (рис.1.2).

На основе первого правила Кирхгофа для узла в точке *a* можем написать уравнения для токов:

$$I_1 - I_{BX} - I_2 = 0. \tag{1.8}$$

Так как для идеального ОУ  $R_{BX} = \infty$ , то  $I_{BX} = 0$ , тогда из (1.8) имеем:

$$I_1 = I_2. \tag{1.9}$$

Применяя второе правило Кирхгофа ко входной и выходной цепям инвертирующего усилителя, имеем:

$$\begin{cases} U_{BX} = I_1 R_1 + U_d \\ U_{ВЫХ} = -I_1 R_2 - U_d \end{cases} \tag{1.10}$$

где  $U_d$  - дифференциальное входное напряжение ОУ.

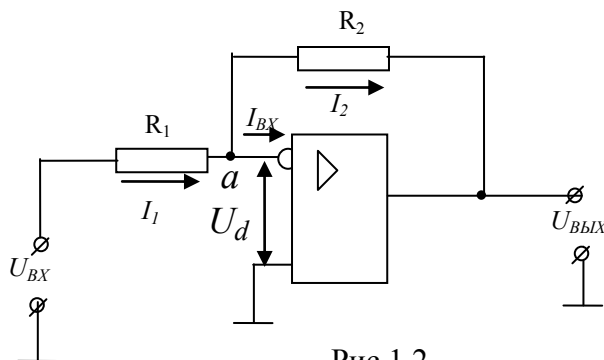


Рис.1.2.

Для идеального ОУ  $K_D \rightarrow \infty$ , тогда при любом  $U_d \neq 0$   $U_{ВЫХ} = K_D U_d = \infty$ , что невозможно.

Таким образом, мы должны принять  $U_d = 0$ . (1.11)

Отсюда следует, что потенциалы инвертирующего и неинвертирующего входов для идеального ОУ равны друг другу. Это условие достаточно хорошо выполняется и для реальных ОУ.

Учитывая (1.11) из выражений (1.10) имеем:

$$\begin{cases} U_{BX} = I_1 R_1 \\ U_{ВЫХ} = -I_1 R_2 \end{cases} \tag{1.12}$$

Из (1.12) с учетом (1.10) для коэффициента усиления неинвертирующего усилителя получим:  $K_H = \frac{U_{ВЫХ}}{U_{BX}} = -\frac{R_2}{R_1}$ , что совпадает с (1.7).

Аналогичные расчёты можно провести и для неинвертирующего усилителя.

### Методика исследования

Исследования усилителей проводится на универсальном стенде. На рабочей поверхности стенда устанавливается соответствующая карта и плата с исследуемыми схемами усилителей. Принципиальная схема исследуемых усилителей приведена на рис. 1.3.

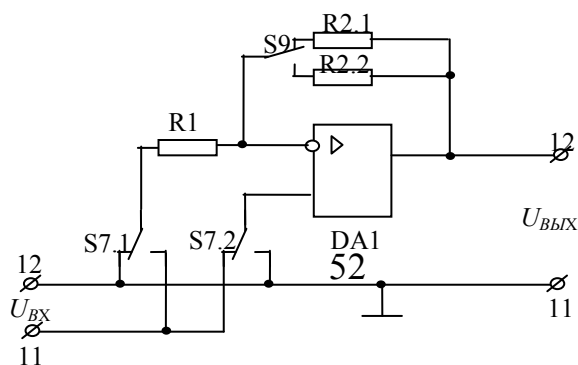


Рис.1.3.

### **Упр.1. Исследование инвертирующего усилителя**

Для исследования инвертирующего усилителя необходимо, чтобы кнопка S7 на универсальном стенде была нажата. С помощью кнопок S9 можно изменять значения сопротивления в цепи ОС, тем самым, можно изменить коэффициент усиления усилителя. При нажатом переключателе S9 в цепь обратной связи усилителя подключается сопротивление 1 кОм и при отжатом 5 кОм.

#### **Задание:**

1. Подготовить генератор и вольтметр к работе: включить их в сеть и прогреть.
2. Подключить генератор и вольтметр к входным клеммам стенда 11(вход) и 12 (земля), а к выходным клеммам стенда 12 (выход) и 11(земля) – вольтметр и осциллограф.
3. Включить стенд в сеть. Убедиться в исправной работе стенда. Для этого нажать кнопку S9 и подать на вход усилителя с выхода генератора гармонический сигнал амплитудой порядка 1В и частотой 1 кГц. Если на экране осциллографа будут наблюдаться неискаженные гармонические колебания амплитудой порядка 1В, то установка работает исправно.
4. Снять амплитудную характеристику  $U_{ВЫХ} = f(U_{ВХ})$  на частоте 1 кГц при двух значениях коэффициента усиления. Амплитуду входного напряжения менять от 0 до появления явных нелинейных искажений выходного сигнала. Записать амплитуду входного сигнала, при которой начинают появляться нелинейные искажения.
5. Определить по амплитудной характеристике амплитудный диапазон усилителей, экспериментальные значения коэффициентов усиления и их с расчетные значения, сравнить их.
6. Снять амплитудно-частотную характеристику  $U_{ВЫХ}$ , как функция от частоты входного сигнала для двух значений коэффициентов усиления при постоянной амплитуде входного сигнала порядка 1В. При этом частоту входного сигнала менять от 0 до 1 МГц. **Внимание.** Измерения выходного напряжения выполнять высокочастотным вольтметром.
7. Определить частоту единичного усиления и сравнить его с паспортными данными

### **Упр. 2. Исследование неинвертирующего усилителя**

Для исследования неинвертирующего усилителя необходимо, отжать кнопку S7 стенда. С помощью кнопок S9 можно изменять значения сопротивления в цепи ОС, тем самым изменять коэффициент усиления усилителя. При нажатом переключателе S9 в цепь обратной связи усилителя подключается сопротивление 1кОм и при отжатом 5кОм.

#### **Задание:**

1. Подготовить генератор и вольтметр к работе: включить их в сеть и прогреть.
2. Подключить генератор и вольтметр к входным клеммам стенда 11(вход) и 12 (земля), а к выходным клеммам стенда 12 (выход) и 11 (земля)- вольтметр.
3. Включить стенд в сеть. Убедиться в исправной работе стенда. Для этого нажать кнопку S9 и подать на вход усилителя с выхода генератора гармонический сигнал амплитудой порядка 1В и частотой 1 кГц. Если на экране осциллографа будут наблюдаться неискаженные

гармонические колебания амплитудой порядка 2В, то установка работает исправно.

4. Снять амплитудную характеристику  $U_{ВЫХ} = f(U_{ВХ})$  на частоте 1 кГц при двух значениях коэффициента усиления. Амплитуду входного напряжения менять от 0 до появления явных нелинейных искажений выходного сигнала. Записать амплитуду входного сигнала, при которой начинают появляться нелинейные искажения.

5. Определить по амплитудной характеристике амплитудный диапазон усилителей, экспериментальные значения коэффициентов усиления и их с расчетные значения, сравнить их.

6. Снять амплитудно-частотную характеристику  $U_{ВЫХ}$ , как функция от частоты входного сигнала для двух значений коэффициентов усиления при постоянной амплитуде входного сигнала порядка 1В. При этом частоту входного сигнала менять от 0 до 1 МГц. **Внимание.** Измерения выходного напряжения выполнять высокочастотным вольтметром.

7. Определить частоту единичного усиления и сравнить его с паспортными данными

**Отчет должен содержать:**

1. Паспортные данные и цоколевку операционного усилителя, примененного в данной лабораторной работе.

2. Принципиальную схему исследуемых усилителей, приведенной на рис. 1.3.

3. Амплитудные и амплитудно-частотные характеристики усилителей. **Внимание.** Амплитудно-частотные характеристики желательно построить в полулогарифмическом масштабе, откладывая по оси абсцисс логарифм частоты  $lg f$ .

4. Экспериментальные параметры усилителей и расчетные значения этих параметров.

5. Выводы по проделанной работе.